

以 DSMBGA 封装促进 5G RF 前端模块的演变

作者：Curtis Zwenger，Amkor Technology, Inc. 先进 SiP 产品开发副总裁

转载自《Chip Scale Review》，2021 年 9 月-10 月

伴随着 5G 无线技术的兴起，蜂窝网络频带的数量大幅增加，对适用于智能手机和其他 5G 设备无线电频率 (RF) 前端 (RFFE) 模块封装的创新解决方案有了新的要求。我们的双面模塑球栅阵列 (DSMBGA) 是此类解决方案当中的一种。双面封装技术显著提高了用于智能手机和其他移动设备的 RF 前端模块的集成水平。常见的 RF 前端模块包括低噪声放大器 (LNA)、功率放大器 (PA)、RF 开关、RF 滤波器和双工器。

先进系统级封装 (SiP) 设计规则和 DSMBGA 技术实现了额外元件的集成，例如天线调谐器和被动元件等，在高档器件母板上释放更大空间。

5G 概述

5G 是手机公司在 2019 年开始全球部署的第五代技术标准。它包括下方所述的三种不同分类。

低频段 5G (IoT)。低频段 5G 使用与 4G 手机相似的频率范围，600–850MHz，提供的下载速度略高于 4G：30–250Mbps。低频段手机信号塔的距离和覆盖范围也与 4G 信号塔差不多。在此范围内，它们采用类似的封装。

中频段 5G sub-6。中频段 5G sub-6 是对 4G 技术的升级，其中涉及封装的增量创新。它在低于 6GHz 的频率下运行，对当前 RF 封装结构的小幅修改使材料 (BOM) 更改降到最低。

5G 毫米波 (mmWave)。5G 毫米波技术是一项颠覆性的创新。引进大于 24GHz 的 mmWave 频率为采用新的封装结构和平台提供机会。在封装中集成天线就是其中的示例之一。为实现这一目标，需要大幅改变设计以及新的低损耗材料。

5G 技术在所有重要的集成电路 (IC) 细分市场实现了产品的发展，这些细分市场包括 1) 移动性；2) 物联网 (IoT)；3) 汽车（高级驾驶辅助系统 (ADAS)）；4) 高性能计算 (HPC)/网络；以及 5) 5G 网络拓扑。5G 不仅是新一代技术。它象征着连接的流动性和灵活性日益升高的新时代的开启。5G 网络将适应应用和性能，并且准确根据用户需求进行量身定制。

对于 5G 来说，小型基地台是低能源消耗的蜂窝式无线电访问节点，它们在授权和未授权频谱运行，覆盖距离从 10 米到几千米不等。小型基地台对 5G 网络来说至关重要，因为 5G 的更高频率，5G 无线电波的传送距离不能太远 [1]。

在一种名为聚束的技术中，基站计算机将持续计算最佳路线，使无线电波能够抵达每台无线设备，并且组织多个天线像相位阵列那样协同工作，以创建能够传送到设备的毫米波束 [2]。

边缘计算通过定位更靠近最终用户的服务器而实现。这种分布式计算可缩短延迟，减少数据流量拥塞。对于 5G 生态系统来说，云数据中心会提供计算核心。图 1 显示了这些 mmWave 变更的结构。

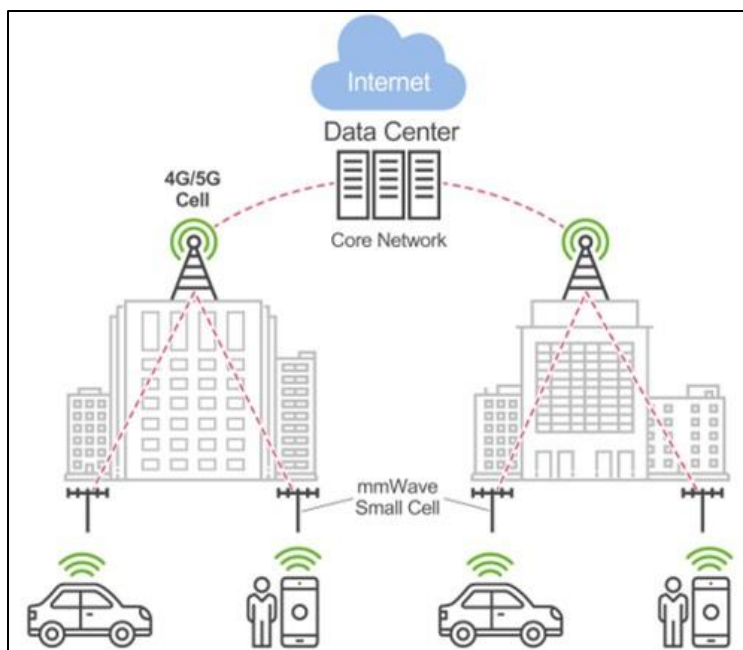


图 1. 在 5G 支持的通信中以聚束技术连接的小型基地台连接到数据中心。

5G 市场发展展望

到 2025 年前，5G 网络可能覆盖全世界三分之一人口。这将对移动行业及其客户产生深远的影响 [1]。此外，根据 2021 年 6 月的《Ericsson Mobility Report》，到 2026 年前，5G 签约人数将超过 35 亿，其发展速度在大多数地区也将超过 4G [3]。

如果按行业咨询公司 Yole Développement (Yole), SA 的预计，适用于 5G RF FEM 的先进封装市场有望在 2026 年前达到 23 亿美元，年复合增长率 (CAGR) 将达到 30% [4]。

“5G 带来了频率的改变，在 FR1 增加了高于 3 GHz 频带而在 FR2 增加毫米波”，Yole 的 RF 器件与技术的技术及市场分析师 Antoine Bonnabel 表示，“此状况以及系统级趋势对元件的数量和生产此类元件的技术平台都产生了十分深远的影响。”

RF 前端集成的历史

接下来的部分将讨论与 5G 封装有关的挑战，以及可用于实现解决方案的“工具箱”。

5G IC 封装挑战。适用于 5G 系统的先进封装需要在单个模块中集成 RF、模拟和数字功能，以及被动和其他系统元件。这种被称作异构集成 (HI) 的先进 SiP 设计可实现此集成，因为下列原因，该设计对于 5G 来说变得越发重要：

- a) 集成天线和收发器 IC 以及其他电路；
- b) 因为封装技术的进步，近期增加 sub-6GHz 频率范围 1 (FR1)；

c) 新的 mmWave 频带频率范围 2 (FR2) 推动 RF 电路的集成，包括滤波器、双工器、宽带功率放大器和开关；以及

d) 现有 RFFE 的附加模块需要最优微型化和元件集成。

进一步缩小封装尺寸并减少损耗要求收发器和前端模块之间彼此接近。RF 模块当中的天线的封装级集成或封装内天线 (AiP) 设计，以及可将主动元件保持在可接受的热限制范围以内的散热同步建模能够满足这些需求。功率放大器和天线阵列的集成可解决关于尺寸、成本和性能等设计问题，它是关键的步骤之一。对于封装设计师来说，能够克服这些挑战的解决方案整合了多层板制造和精细线功能及精确的层间对准、高级低损耗材料，以减少传导损耗，对电路、器件、封装和热性能进行协同仿真。

过渡到更高功率水平和频率的 3D 封装集成要求在各个电路区块之间进行出色隔离。此外，对于大批量部署，还必须解决数百万个基站的高功率放大器和大型天线阵列的制造成本问题 [6]。

5G RF 封装技术工具箱。为满足复杂的 5G RF 前端模块的技术要求，必须部署先进的封装集成技术。一种先进的 SiP 技术工具箱可满足这些要求。图 2 列出了有效的 5G 技术工具箱的关键属性。



图 2. 先进 RF 封装技术工具箱整合众多不同的工具。

新频率数量的增加，结合复用方式的多样化，大幅提高了 RF 前端的复杂性。采用 SiP 方法进行集成使客户能够设计、微调与测试 RF 子系统，减少设计迭代并缩短了上市时间。

因为各种原因，先进 SiP 封装集成被用于 5G 封装 [7]：

- ▶ 对系统设计师来说更灵活 – 混合搭配 IC 技术，优化每个功能块的性能，并且降低成本。
- ▶ 缩短上市时间（和系统级芯片 (SoC) 方法相比）。
- ▶ 降低主板复杂性 – 通过迁移信号路由复杂性到封装基板。
- ▶ 更出色的性能 – 不同 IC 和被动元件紧紧置于一处，意味着线路缩短，减少电阻器 (R)、感应器 (L) 和电容器 (C) 损耗，提高信号完整性并降低功率损耗。
- ▶ 更低系统成本 – 与离散封装相比，优化的 SiP 解决方案可降低整体系统成本。
- ▶ 小外观规格 – 通过集成多个晶片和被动元件到单个 SiP，缩小子系统的尺寸。

- 增强可靠性 – 与封装在板/印刷电路板 (PCB) 上的离散元件相比更出色的焊点连接，因为 SiP 是模塑的，可减小焊点的应力。

DSMBGA 简介

为了达成 5G 前端模块所需的高水平集成，我们努力地扩展现有单面 SiP 封装技术。我们组合多种封装支持功能和封装制程，得到双面模塑球栅阵列 (DSMBGA) 封装。封装开发始于 2018 年，首款产品在 2020 年 5 月完成生产。图 3 显示的是典型的集成双工器的 DSMBGA 前端模块 (FEMiD) 以及集成双工器的功率放大器模块 (PAMiD) 的方块图。

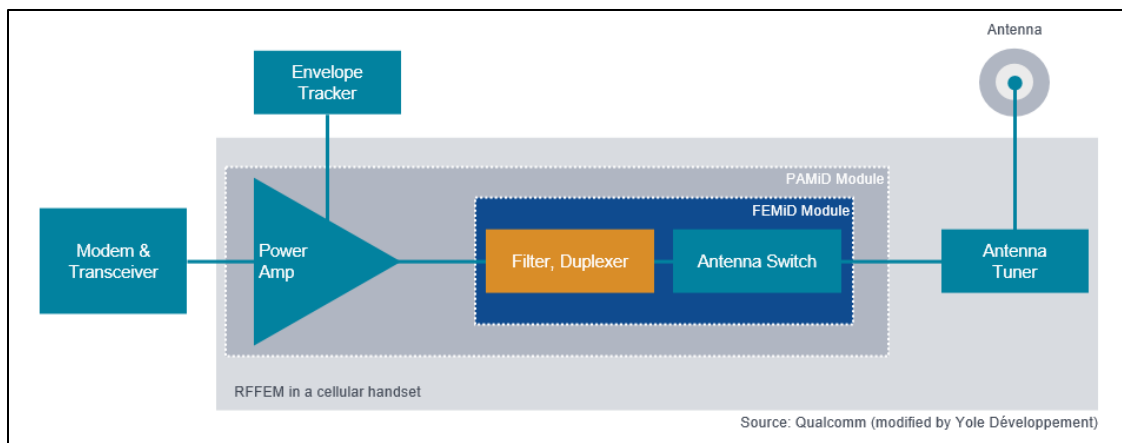


图 3. 蜂窝手机 PAMiD 中的集成 FEMiD 和 PA。图片来源：Yole Développement SA。

要提供上述高水平集成，需结合多项支持技术来构建 DSMBGA 前端模块。通过利用条带研磨、模塑底部填充 (MUF) 和双面模塑，以及行业领先的设计规则，我们在封装尺寸缩小方面取得巨大进展。其他方面的改进还包括，最先进的适用于电磁干扰 (EMI) 隔离和衰减的共形及划区屏蔽，并且实施单列 RF 测试来提供稳健而且具有成本效益的封装技术。图 4 对构建这种具有关键性能属性的 RF 前端封装所用的各种技术进行了说明。借助于额外的功率放大和滤波电路，DSMBGA 封装优化了信号的完整性并减少损失，实现 Rx/Tx 放大的改进，从而最终降低系统的功率要求。

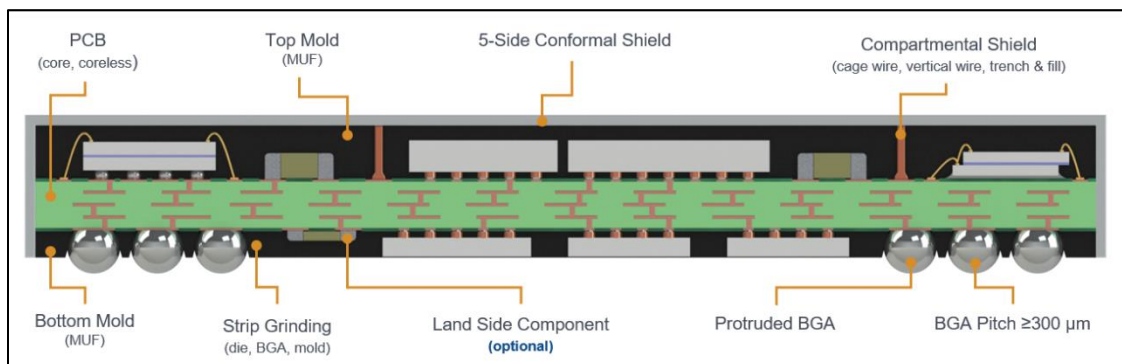


图 4. DSMBGA 支持的技术同时包括顶端和底端模塑底部填充。

先进 SiP 设计规则

任何 IC 封装技术的关键基准都是它的设计规则。对 DSMBGA 来说, 最先进的 SiP 设计规则被用于实现高度集成的小外观规格封装。图 5 显示的是封装微型化的典型 SiP 计规则属性。封装和元件的最小空间与基板供应商的制程能力(如阻焊层对准)、封装/元件的物理容限, 以及所采用的封装材料直接相关。例如, 为了防止元件立碑, 基板焊盘的几何形状、焊膏版模设计和焊膏材料相互作用, 并且必须为大批量制造进行优化。模塑底部填充(MUF)常被用于减少制程成本并降低封装空间要求。对于稳健的模塑技术(如压缩和传递模塑)来说, 模塑制程参数(如传递时间、压力和温度)和模塑复合材料必须经过仔细挑选与优化, 以确保高产出制程。基板阻焊层厚度控制和战略定位的阻焊层禁止布线区域可帮助确保模塑底部填充的制程质量, 以及封装长期可靠性尽可能保持稳健。

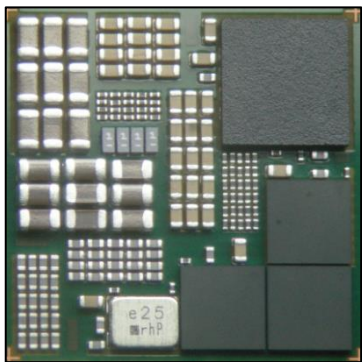


图 6. 先进 SiP 设计规则验证测试载体示例。

通过各种制程优化、工艺分析和元件/板级可靠性测试对先进设计规则进行严格验证。

图 6 显示的是含有各种尺寸倒装芯片芯片级封装(CSP)和被动元件的典型先进 SiP 测试载体(TV)。阻焊层限定和非阻焊层限定的焊盘被整合到 TV 当中, 以验证对元件/封装站立高度、立碑和 MUF 性能所起的作用。而组装的测试载体要受元件级可靠性测试的一般电池的限制, 其中包括高温存储(HTS)、预处理、温度循环(TC)和无偏置高加速应力测试(uHAST)。另外, 板级可靠性也要通过温度循环和跌落冲击测试接受验证。

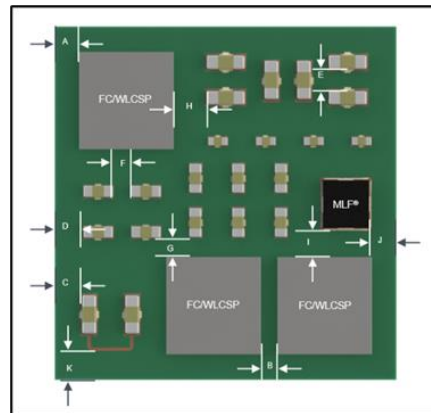


图 5. 典型的 SiP 设计规则属性。

EMI 屏蔽

在 DSMBGA 封装中维持信号完整性对保证系统性能而言至关重要。为在 IC 及其周边电路中最大限度减少任何电干扰和最终导致的信号衰减, 需要在结构中集成创新的电磁干扰/射频干扰(EMI/RFI)屏蔽。图 7 展示的是部分已被 DSMBGA 封装采用的 EMI 屏蔽技术。

通过利用行业领先的物理气相沉积(PVD)工具, 会在封装的外表面应用一层薄薄的金属堆叠, 并耦合到 DSMBGA 有机基板的外露式接地平面上。此传导性 EMI 涂层被称作共形屏蔽。通过采用最尖端的屏蔽技术, 共形屏蔽可在必要时被用于封装的指定区域。划区屏蔽是 DSMBGA 封装所采用的另一种 EMI 抑制技术。这些划区屏蔽技术说明可通过调整设计, 采用

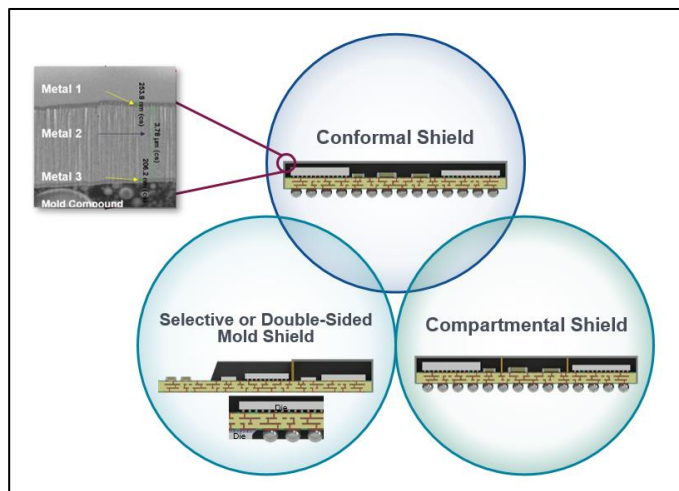


图 7. EMI/RFI 屏蔽技术将封装内及附近的电干扰最小化。

封装内分区实现内部元件间屏蔽。

最初的划区屏蔽技术被称作“沟槽与填充”。另一些更先进的划区屏蔽技术已被开发出来，它们采用复杂的线焊技术，在模塑封装内建立铜线栅、铜线罩或垂直线结构。条带研磨或激光烧蚀制程被用于露出罩中的铜线。然后再应用共形屏蔽产生法拉第笼效应，其中的线结构将阻隔电场和电磁波 [8]。见图 8 所示的这些 EMI 屏蔽结构。

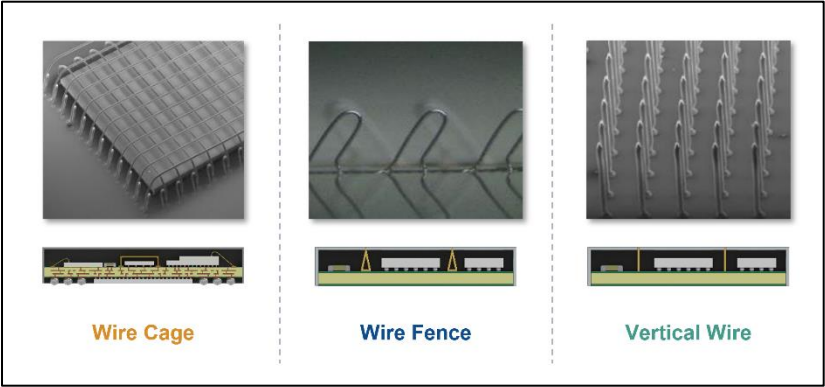


图 8. 适用于 DSMBGA 封装的 EMI 屏蔽技术优化系统性能。

共形屏蔽技术要求严格控制以确保制程的质量和良率。为实现此功能，需调整 PVD 以使其适应封装级处理。图 9 显示的是 PVD 共形屏蔽技术。聚焦离子束 (FIB) 裁切被用于验证金属堆叠的厚度。针对 5 面应用，必须优化 PVD 以获得准确可重复的顶面和侧壁涂层，从而确保有效的 EMI 屏蔽。图 9 还对未屏蔽和屏蔽封装之间的 EMI 屏蔽有效性进行比较。

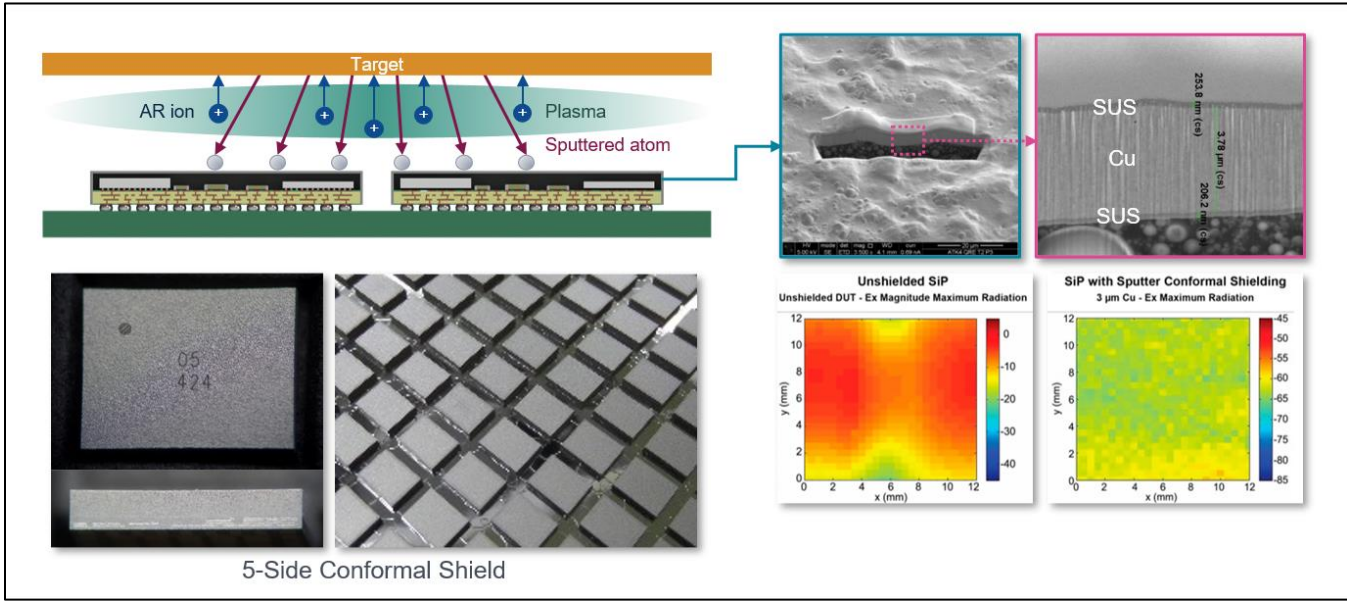


图 9. 共形屏蔽和 EMI 辐射抑制有效性。

5G 前端模块演变和路线图

几乎任何需要元件级集成的 5G RF 系统电路都可以从 DSMBGA 封装提供的尺寸、成本和性能优势受益。当今所采用的大多数 DSMBGA 封装都针对的是 PAMiD 产品。而在过去，这些产品都由单面 SiP 设计提供支持，因为其前端模块电路并不特别复杂（如，对于 3G 应用）。

随着 4G LTE 的到来，中高频带功率放大器和滤波器电路提出越来越高要求，单部手机中最多需要有五个 RF 前端模块。这促使 DSMBGA 的前身进一步发生演变，它的前身指的是 IC 被安装到结构底部的 DSBGA（双面 BGA）封装。对于单面 SiP 结构中的等效电路来说，模块尺寸因此大幅减小。然后，由于 5G 蜂窝频谱的演变，前端模块的复杂性因为超宽频 (UWB) 电路的引进而进一步增加。

为了支持这些不同频带，5G sub-6GHz 和 5G mmWave 应用最多分别需要七个和九个前端模块。DSMBGA 封装因此而诞生。最新版本 DSMBGA 封装比第一个中/高频带 PAMiD 小几乎 50%。凭借诸如 EMI 屏蔽、倒装芯片 PA 和双面模塑 BGA 封装之类的创新，PAMiD 供应商成功在更小的空间内集成相同的系统 [9]。图 10 显示的是 5G 智能手机 RF 前端模块集成的演变和路线图。图 11 是 DSMBGA 封装中的 5G PAMiD 产品示例。

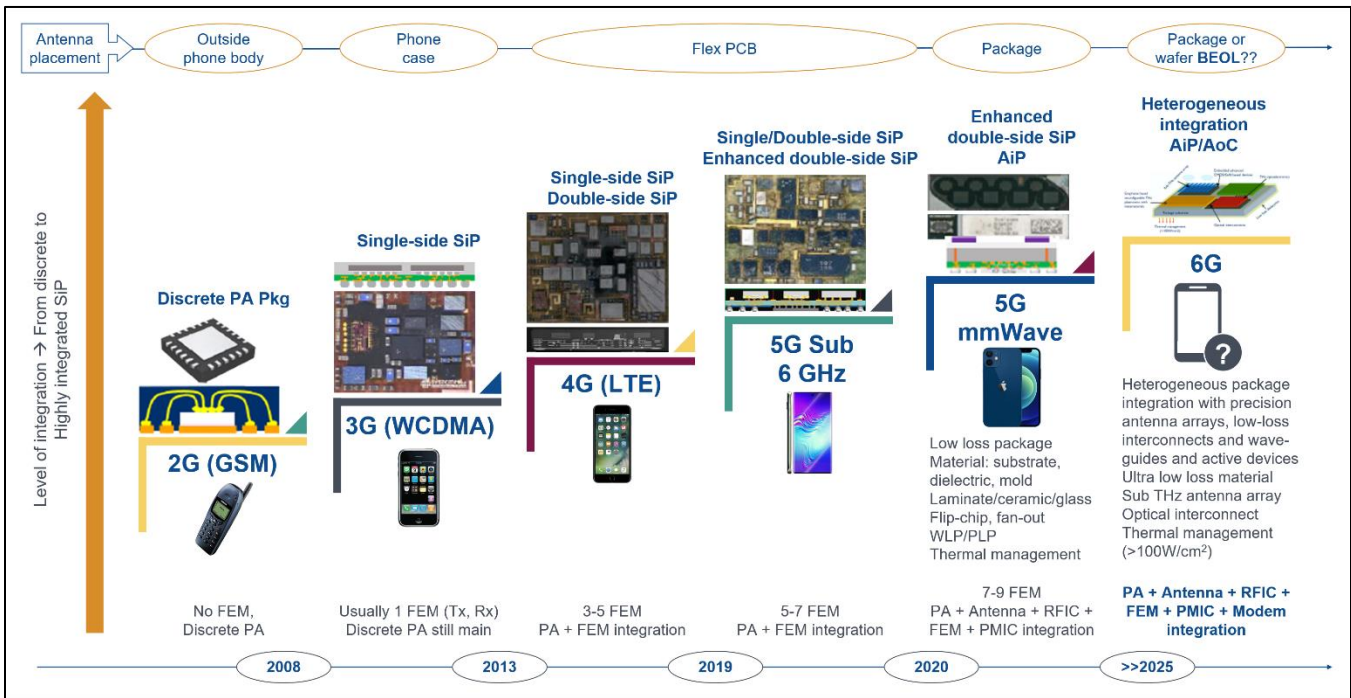


图 10. 智能手机中的封装集成演变和趋势。

资料来源: 5G Packaging Trends for Smartphones Report (www.yole.fr) [6]。

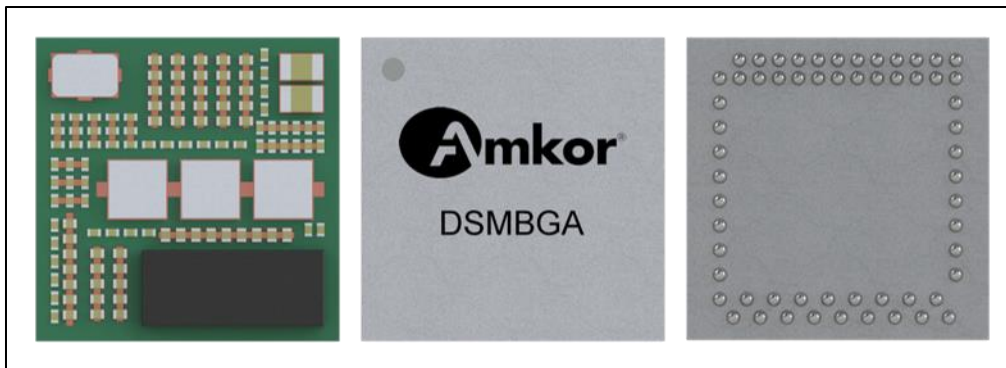


图 11. PAMiD DSMBGA 产品示例，显示 MUF 前的布局、MUF 后的顶端和底端，以及 EMI 屏蔽。

总结

先进的 SiP 双面模塑 BGA 平台已成为此领域的行业技术标准。应用适用于 3D 元件摆置和双面模塑的尖端设计规则、共形和划区屏蔽以及单列 RF 测试，在高产出制程中提供一流的小外观规格集成水平。

除了惊人的 SiP 产能和出色的 DSMBGA 技术，还开发出各种工具组合以最大限度提高性能，并解决 5G 应用产品化的复杂封装格式问题。其中部分工具包括 AiP、基板嵌入式晶片、晶圆级 SiP 和各种 RF 屏蔽设计选项。这些工具组合，以及在 RF 模块设计、特征分析和基准测试方面的专长，使我们能够为想要将挑战（包括大规模投资）外包出去的客户提供服务，解决与采用 5G 网络先进封装及测试技术集成多个 IC 相关的问题。

随着对支持 5G 封装的需求升高，我们在生产中为大批量交易市场成功部署 DSMBGA 技术已超过一年时间。

参考资料

[1] "5G Global Launches & Statistics," https://www.gsma.com/futurenetworks/ip_services/understanding-5g/5g-innovation/, GSMA.

[2] A. Nordrum, K. Clark, "Everything you need to know about 5G," IEEE Spectrum magazine, Jan. 27, 2017, Institute of Electrical and Electronic Engineers.

[3] "Ericsson Mobility Report, June 2021," <https://www.ericsson.com/en/mobility-report/reports/june-2021>, Ericsson.

[4] "5G Packaging Trends for Smartphones 2021," www.yole.fr, Yole Développement SA, 2021.

[5] "Cellular RF Front-End Technologies for Mobile Handset 2021," www.yole.fr, Yole Développement SA, 2021.

[6] A. O. Watanabe, M. Ali, Sk Y. B. Sayeed, R. R. Tummala, P. M. Raj, "A review of 5G front-end systems package," IEEE Trans.on Components, Packaging and Manufacturing Tech.(Vol.: 11, Issue: 1, Jan. 2021).

[7] “System-in-Package Technology and Market Trends 2020,” www.yole.fr, Yole Développement SA, 2020.

© 2021, Amkor Technology, Inc. 保留所有权利。

作者简介

Curtis Zwenger , Amkor Technology, Inc. 先进 SiP 产品开发副总裁



Curtis 在 1999 年入职 Amkor，并曾担任领导职位，先后负责开发 Amkor 的小节距铜柱、穿塑通孔和晶圆级封装技术。他目前负责先进系统级封装、MEMS/传感器和存储器产品的开发。Curtis 是 IMAPS Symposium on Microelectronics 2019 的前任主席，现在是 IMAPS Executive Council 的董事会成员。他是大量技术文章和论文的作者，并和他人合作撰写了最近上市的图书《Advances in Embedded and Fan-Out Wafer Level Packaging Technologies》中的一个章节。Curtis 拥有 30 项美国专利，而且持有科罗拉多州立大学的机械工程学位和凤凰城大学的 MBA 学位。

如需了解关于 **Amkor Technology** 的 **DSMBGA** 封装的更多信息，请访问：<https://amkor.com/dsmbga>。