

인터포저 PoP

Interposer Package-on-Package

앰코의 대표 기술인 인터포저 패키지 온 패키지(인터포저 PoP) 플랫폼은 비전도성 페이스트를 활용한 열 압착 공정(TCNCP) 방식 또는 모세관 언더필(CUF)을 통해 미세 피치 플립 칩 연결 방식을 지원합니다. 구리 코어 볼(CCB)을 사용하여 열 압착 방식으로 상부 인터포저와 하부기판을 연결합니다. 하부 서브스트레이트와 인터포저를 구리 코어 볼로 연결하면 인터포저가 탑재된 기기의 속도와 인터커넥트 접속 밀도를 높일 수 있습니다. 신뢰성이 높은 이 패키지는 두 서브스트레이트 사이의 다이를 감싸는 몰드 컴파운드를 사용하여 뒤틀림의 문제를 줄여줍니다. 상부 인터포저는 Through Mold Via(TMV®)보다 부착 유연성을 훨씬 더 많이 허용하며 다양한 장치(패키지 메모리, 패시브, 다이 등)와 결합할 수 있습니다.

하부 서브스트레이트와 인터포저 사이의 촘촘한 피치 연결을 통해 고밀도 및 대량의 I/O 인터커넥트가 가능합니다. TMV® 연결방식과 비교 시, 인터포저 PoP 방식은 미세 피치 인터커넥트를 사용하여 패키지 크기를 늘리지 않고도 다이 크기를 늘릴 수 있습니다.

앰코는 최첨단 실리콘 노드인 4 nm까지 인터포저 PoP 대량생산 경험이 있으며, 4 nm 이하의 프로젝트도 진행 중입니다. 앰코는 다양한 고객을 위해 수많은 우수한 성능의 제품을 생산해 왔습니다.

Benefits as an Enabling Technology

인터포저 PoP는 OEM 및 EMS 제공 업체가 로직과 수많은 동반 장치/패키지에 3D 적층 아키텍처를 효율적인 비용으로 구현할 수 있도록 유연한 플랫폼을 제공합니다. 인터포저 PoP를 통한 통합은 다음과 같은 기술적, 경제적, 물리적 이점이 있습니다.

- ▶ 상단 및 하단 서브스트레이트 사이의 직접, 고밀도 전기 연결로 대기 시간 단축 및 신호 속도 향상 가능
- ▶ 두 기판 사이 다이를 에폭시 몰드 컴파운드(EMC)로 밀봉하여 유닛 뒤틀림 감소
- ▶ TMV® 인터커넥트 레이아웃에 비해 더 높은 상부 부착 유연성을 제공하는 상부 인터포저
- ▶ 상부 인터포저가 다양한 유형의 장치(메모리, 수동소자, 다이 등)와 결합 가능하게 하는 인터포저 PoP 패키지 디자인
- ▶ 촘촘한 CCB 피치 연결 및 상단 인터포저 팬아웃 라우팅으로 고밀도 및 대량 I/O 인터커넥트 가능
- ▶ 수억 개의 제품 생산 경험으로 대량 생산 전문지식 보유

FEATURES

- ▶ 10-16 mm 바디 크기(일반)
; 요청 시 맞춤형 바디 크기 제공 가능
- ▶ 다양한 디바이스 연결(다이, 수동소자 등)
이 가능한 상부 패키지 I/O 인터페이스
- ▶ 100 μm 미만 웨이퍼 가공 및 핸들링 가능
- ▶ 일관된 제품 성능 및 안정성을 갖춘
완전한 PoP(Package-on-Package) 플랫폼
- ▶ 대량생산에 최적화된 패키지 기술
- ▶ 다양한 구성으로 0.55 mm의 적층 패키지
높이 제공 (스택 업 표 참조)

인터포저 PoP

Applications

인터포저 PoP 패키지는 축소된 실장 면적에 다중 버스 구조와 메모리 밀도 및 성능을 향상시켜 효율적인 메모리 아키텍처를 필요로 하는 제품을 위해 설계되었습니다. 적층 패키지와 작은 크기는 휴대폰, 휴대용 미디어 플레이어(오디오/그래픽 프로세서와 메모리), 게임 및 기타 모바일 애플리케이션과 같은 휴대용 전자 제품에 유용합니다.

Reliability Qualification

앰코는 지속적인 주요 지표 모니터링으로 안정적인 성능을 보장합니다.

패키지 레벨

- ▶ 습기 저항 테스트: JEDEC 레벨 3 @ 260°C x 3 리플로우
- ▶ 가속스트레스시험(uHAST): 130°C, 85% RH, 96 시간
- ▶ 온/습도: 85°C, 85% RH, 1000 시간
- ▶ 온도사이클(TC): -55°C/+125°C, 1000 사이클
- ▶ HTS: 150°C, 1000 시간

보드 레벨

- ▶ 온도사이클(TC): -40°C/+125°C, 1000 사이클

Standard Materials

- ▶ 패키지 라미네이트 서브스트레이트
 - ▷ 코어 및 코어리스 사용 가능
- ▶ 다이 어태치
 - ▷ Mass reflow(MR)와 열압착 방식(TC) 가능
- ▶ 밀봉재
 - ▷ 패키지: 에폭시 몰드 컴파운드(EMC)
 - ▷ 다이: 모세관 언더필(CUF)
 - ▷ 다이: 비전도성 페이스트(NCP)
- ▶ 솔더볼
 - ▷ Pb-free (BGA 사이드 수동소자 가능)
 - ▷ LGA

Process Highlights

- ▶ 다이 두께: 100 µm 미만 가능
- ▶ 범프 피치: 40/80 µm 까지 양산 가능
- ▶ 웨이퍼: 200 mm & 300 mm

Test Services

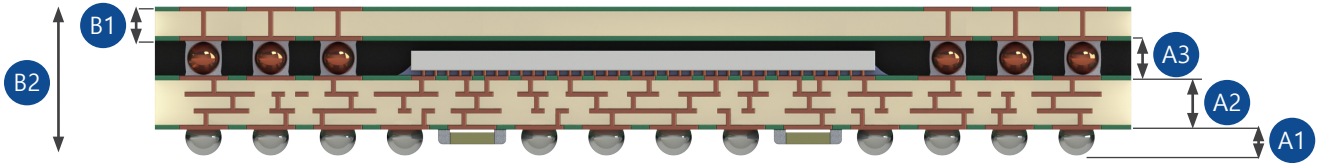
- ▶ 프로그램 생성/변환
- ▶ 제품 엔지니어링
- ▶ 양면 접촉 시스템 가능
- ▶ 테이프 & 릴 서비스

Shipping

- ▶ JEDEC 트레이
- ▶ 테이프 & 릴 서비스

인터포저 PoP

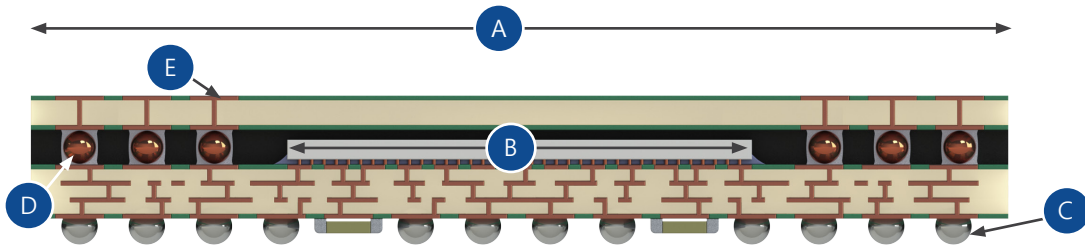
인터포저 PoP 스택 업 표 (예시 참조)



기호	인터포저 PoP – HVM (mm)		
	Min	Max	Nom
A1 (실장, 0.35 피치)	0.115	0.155	0.135
A2 (3L 라미네이트)	0.090	0.150	0.120
A3 (몰드 캡)	0.130	0.170	0.150
B1 (2L 라미네이트)	0.075	0.115	0.095
B2 전체 패키지 높이	0.410	0.590	0.500

*더 얇거나 두꺼운 스택 업 이용 가능. 특정 설계 요구 사항에 대해서는 영업/사업팀에 문의하시기 바랍니다.

인터포저 PoP 디자인



A	B	C	D	E
패키지 크기 (mm) ¹	다이 크기 (mm)	BGA 카운트 (MB) (0.35 mm 피치)	인터포저 연결부 (하단 서브스트레이트: 상부 인터포저) ²	메모리 BGA 패드 (메모리 I/O 카운트) ³
11 x 11	7 x 7	1050	2 면: 234 4 면: 432	560
12 x 12	8 x 8	1235	2 면: 258 4 면: 480	672
13 x 13	9 x 9	1512	2 면: 282 4 면: 528	828
14 x 14	10 x 10	1732	2 면: 306 4 면: 576	960
15 x 15	11 x 11	1992	2 면: 324 4 면: 612	1100
17 x 17	14 x 14	2613	2 면: 372 4 면: 708	1512

¹ 구조에 따라 이 범위를 벗어나는 패키지 크기도 가능합니다.

² 인터포저는 설계에 따라 4면 연결도 가능하지만, 기판 M1 라우팅 제약으로 주로 2면으로 연결됩니다. (다이 비율을 변경하면 총 개수도 바뀔 수 있습니다.)

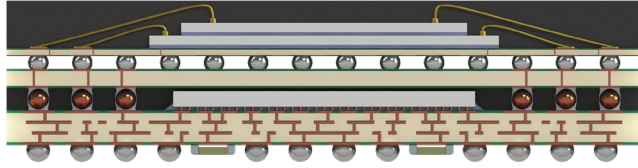
³ 메모리 I/O는 기판 마킹 기본 면적으로 5 x 5 mm를 가정하였으며, 메모리 영역을 줄이면 I/O 개수를 늘릴 수 있습니다.

*피치 > /=0.35 mm에서 BGA 사이드 수동소자 가능

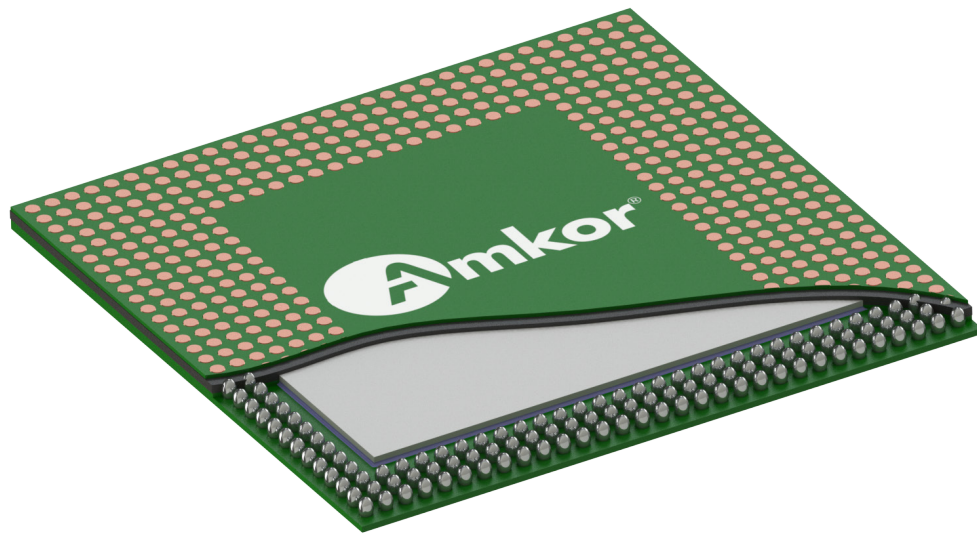
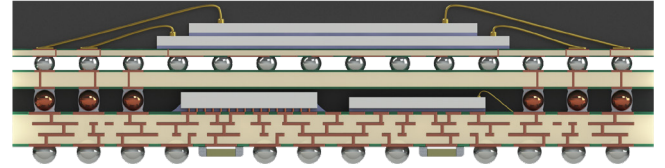
인터포저 PoP

Cross Sections

DDR이 부착된 인터포저 PoP



DDR이 부착된 인터포저 PoP 병렬 와이어 본드 다이



보다 자세한 내용은 홈페이지 amkor.com을 방문하시거나 sales@amkor.com으로 문의하여 주시기 바랍니다.

본 문서의 모든 콘텐츠는 저작권법에 따라 무단복제 및 배포를 금지하며, 제공된 정보의 정확성을 보장하지는 않습니다. 앰코는 본 문서의 정보사용에 따른 특허나 라이선스 등과 관련된 어떠한 형태의 피해에 대해서도 책임을 지지 않습니다. 본 문서는 앰코의 제품보증과 관련하여 표준판매약관에 명시된 것 이상으로 확대하거나 변경하지 않습니다. 앰코는 사전고지 없이 수시로 제품 및 제품정보를 변경할 수 있습니다. 앰코의 이름 및 로고는 Amkor Technology, Inc.의 등록상표입니다. 그 외 언급된 모든 상표는 각 해당 회사의 자산입니다.

© 2022 Amkor Technology, Incorporated. All Rights Reserved. DS840C-KR 개정일: 02/22

