

Stacked CSP (SCSP)

Stacked CSP 제품군은 업계 최고인 앰코의 ChipArray® Ball Grid Array(CABGA) 제조 기능을 활용합니다. 이러한 광범위한 대용량 인프라를 통해 여러 제품 및 사업장에서 발전된 다이스테킹 기술을 신속하게 구현하여 총 비용을 최소화할 수 있습니다.

Stacked CSP 기술은 휴대용 멀티미디어 제품에 요구되는 높은 수준의 실리콘 집적 및 면적 효율성을 제공하기 위해 다양한 반도체 소자를 적층할 수 있습니다.

Stacked CSP는 최첨단 웨이퍼 가공, 다이 부착, 와이어 본딩 및 몰딩 기술과 더불어 고밀도의 얇은 코어 기판과 최첨단 재료 (예: 얇은 필름 다이 접착제, 파인 필러 에폭시 몰드 컴파운드)를 사용하여 기존 표면 실장 방식의 fine pitch BGA (FBGA) 패키지에 여러 디바이스들을 적층하는 기술입니다. 최첨단 어셈블리 능력과 앰코의 설계 및 테스트에 대한 전문성을 바탕으로 수율 및 실장 높이 요건을 동시에 만족하며 최대 16개의 능동 소자 적층을 구현할 수 있습니다.

많은 고객들이 높은 수준의 집적도와 매우 복잡한 소자 적층 조합을 해결하기 위해 앰코를 선택해 왔습니다. 이에 따라 앰코는 순수 메모리, 혼합 시그널, 그리고 로직 + NAND, NOR, DRAM 메모리를 포함한 메모리, 디지털 베이스 밴드나 애플리케이션 프로세서 + 고밀도 플래쉬 또는 모바일 DRAM 적층 분야에서 시장을 선도해왔습니다. 설계자들은 Stacked CSP 기술을 통해 칩셋 조합에서 집적, 크기 및 비용 절감을 달성하고자 합니다.

FEATURES

- ▶ 2-21 mm의 바디 크기
- ▶ 패키지 높이 0.5 mm 까지 축소 가능
- ▶ 높은 다이 카운트 순수 메모리, eMMC, eMCP 및 MCP
- ▶ 로직 또는 플래쉬 메모리와 DRAM을 적층할 수 있는 설계, 어셈블리 및 테스트 역량
- ▶ 320 I/O 이상의 로직/플래시, 디지털/아날로그 및 기타 ASIC/메모리 조합
- ▶ 일반적인 CABGA 면적으로 설계 가능
- ▶ 높은 수율과 신뢰성을 바탕으로 일관적인 제품 성능
- ▶ MO-192, MO-219를 포함한 JEDEC 규격
- ▶ 얇은 DA 필름과 spacer 기술, FoW 와 FoD
- ▶ 확장된 다이오버행 와이어 본딩
- ▶ 35 μ m 보다 낮은 높이의 와이어 본딩
- ▶ 진공 이송 및 압착 몰딩
- ▶ 25 μ m 웨이퍼 가공 및 핸들링 가능
- ▶ Pb-free, RoHS 규정 준수 및 친환경 재료
- ▶ 수동 소자 집적 옵션

Applications

SCSP는 다음과 같은 다양한 설계 요구 사항을 만족하는 최적의 솔루션입니다:

- ▶ 높은 메모리 용량과 보다 효율적인 메모리 아키텍처
- ▶ 작고 가벼우며 보다 혁신적인 제품
- ▶ 비용 절감 및 공간 효율성 향상

Reliability Qualification

패키지 레벨

- ▶ 수분 저항도 테스트 : JEDEC level 3 @ 260°C; 추가 테스트 데이터 : [(30°C /85% RH, 96 시간) +260] x2 또는 3
- ▶ HAST : 130°C/85% RH, 96 시간
- ▶ 온/습도 : 85°C/85% RH, 1000 시간
- ▶ 온도사이클(TC) : -55°C/+125°C, 1000 사이클
- ▶ 고온방치(HTS) : 150°C, 1000 시간

보드 레벨

- ▶ 온도사이클(TC) : -40°C/+125°C, 1000 사이클

Stacked CSP (SCSP)

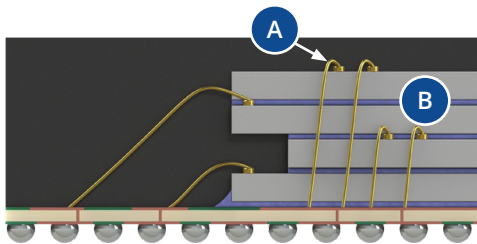
Process Highlights

- ▶ 다이 수량, 스택 : 최대 24 개의 다이 구성
- ▶ 볼 패드 피치 : 0.3, 0.4, 0.5, 0.65, 0.75, 0.8 mm
- ▶ 다이 두께 (최소) : 25 μm
- ▶ Laminate 코어 두께 : 40, 50, 60, 100 또는 150 μm
- ▶ 볼 직경 : 0.25, 0.30, 0.40, 0.46 mm
- ▶ 다이 본드 피치 (최소) : 35 μm (in-line) with roadmap to 25 μm
- ▶ 와이어 본드 길이 (최대) : 5 mm (200 mils)
- ▶ 와이어 본드 직경 (최소) : 15, 18, 20, 25, 30 μm
- ▶ 낮은 높이의 와이어 본딩 : 35 μm
- ▶ 웨이퍼 가공 : 200 & 300 mm 웨이퍼

Standard Materials

- ▶ 패키지 기판
 - ▷ Dielectric : Laminate (예: DS7409, E679, BT Polyimide (예: Kapton)
 - ▷ Layer 수 (laminate) : 2-6
- ▶ 다이어태치 : 모든 페시베이션 종류와 호환되는 필름 DA
- ▶ 와이어 종류 : Ag, Gold, Cu, PCC, 높은 인장 강도
- ▶ 밀봉재 : 텍스트로픽 에폭시(검정)
- ▶ 솔더볼 : 63 Sn/37 Pb & Pb-free Sn/3-4 Ag/0.5 Cu
- ▶ 소자 종류 : Silicon, SiGe 등
- ▶ 마킹 : 레이저

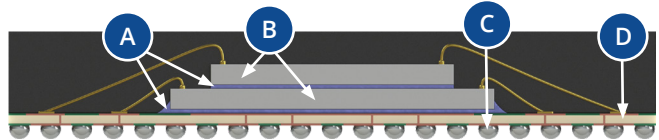
Stacked CSP Key Technologies



- A** Low loop wirebonding
- B** Film on wire

Stacked CSP Cross Section

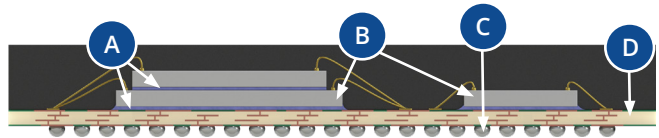
2 Die On 2-Layer Laminate Structure



- A** Die attach film/paste
- B** Top and bottom die
- C** Solder ball
- D** Dielectric

Stacked CSP Cross Section

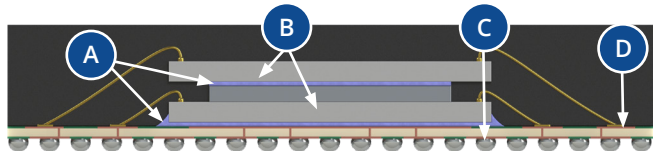
2 + 1 Die On 4-Layer Laminate Structure



- A** Die attach film/paste
- B** Bottom and side die
- C** Solder ball
- D** Dielectric

Same Size (SS) Die Stacked CSP Cross Section

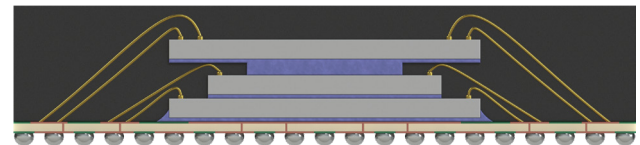
2 Die On 2-Layer Laminate Structure



- A** Die attach film/paste
- B** Top and bottom die
- C** Solderball
- D** Dielectric

Stacked CSP Cross Section

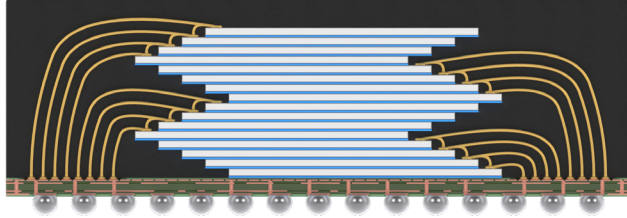
3 + 1 Logic + Memory



Stacked CSP (SCSP)

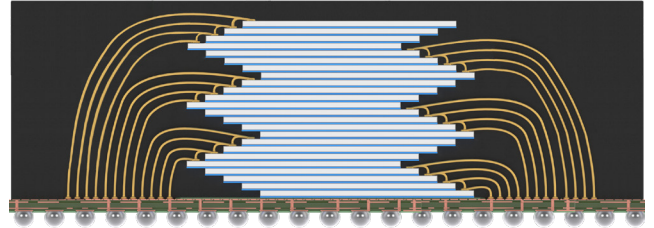
Stacked CSP Cross Section

16 + 0 Die Memory



Stacked CSP Cross Section

24 + 0 Die 3D Memory



보다 자세한 내용은 홈페이지 amkor.com을 방문하시거나 sales@amkor.com으로 문의하여 주시기 바랍니다.

본 문서의 모든 콘텐츠는 저작권법에 따라 무단복제 및 배포를 금지하며, 제공된 정보의 정확성을 보장하지는 않습니다. 앰코는 본 문서의 정보사용에 따른 특허나 라이선스 등과 관련된 어떠한 형태의 피해에 대해서도 책임을 지지 않습니다. 본 문서는 앰코의 제품보증과 관련하여 표준판매약관에 명시된 것 이상으로 확대하거나 변경하지 않습니다. 앰코는 사전고지 없이 수시로 제품 및 제품정보를 변경할 수 있습니다. 앰코의 이름 및 로고는 Amkor Technology, Inc.의 등록상표입니다. 그 외 언급된 모든 상표는 각 해당 회사의 자산입니다.
© 2019 Amkor Technology, Incorporated. All Rights Reserved. DS573M-KR Rev Date: 08/19

