

Stacked CSP (SCSP)



スタックCSPは、ChipArray® BGA (CABGA) の製造能力を活用しています。この幅広くまた大規模なキャパシティを誇るインフラストラクチャにより、複数の製品や工場にまたがるチップスタッキングテクノロジーの迅速な展開が可能になり、トータルコストの低減に貢献します。

スタックCSPテクノロジーは、さまざまな種類の半導体を積層することで、ポータブルマルチメディア製品に求められるハイレベルなシリコン集積と省スペースを実現します。

スタックCSP (SCSP) は、高密度の薄型コア基板、先端の部材（薄膜ダイアタッチ材、ファインフィラーエポキシモールド樹脂）、および最先端のウェハ薄型化、ダイアタッチ、ワイヤボンディング、モールドを使用して、複数のデバイスをファインピッチBGA (FBGA) に積載します。これらの高度な組立技術と設計やテストの専門技術を組み合わせることで、歩留まりとパッケージ取付け高さの要件を満たしながら、最大16までのアクティブチップを積層可能です。

これまで、極めて高密度で複雑なデバイススタックの課題解決に貢献して参りました。その結果、Amkorは、NAND、NORおよびDRAMメモリ、デジタルベースバンドまたはアプリケーションプロセッサ+高密度フラッシュまたはモバイルDRAMデバイスを含む、ピュアメモリ、ミックストシグナルおよびロジック+メモリデバイスの積載において確固たる実績を持つに至りました。設計エンジニアは、スタックCSP技術を使用することで、将来のチップセットの組み合わせにおいてサイズとコストの削減とともに、高レベルのインテグレーションを実現しようとしています。

FEATURES

- ▶ ボディサイズ：2~21 mm
- ▶ パッケージ高さ：0.5 mm minimum
- ▶ 多段積層メモリー、eMMC、eMCP、MCP
- ▶ DRAMとロジックまたはフラッシュメモリーのスタックを実現する設計、組立、テスト対応能力
- ▶ ロジック/フラッシュ、デジタル/アナログ、その他のASIC/メモリの3201/0数を超えるコンビネーションに対応
- ▶ 既存の標準的CABGAインフラを使用
- ▶ 高歩留まり、高信頼性の安定した品質レベル
- ▶ JEDEC標準 (MO-192、MO-219含む)
- ▶ 薄型ダイアタッチフィルム (DAF)、スベサーテクノロジー、FoW、FoD
- ▶ ワイヤボンディングのオーバーハングデザインルール拡張
- ▶ 35 µm以下の低ループワイヤボンディング対応
- ▶ トランスファー/コンプレッションモールド
- ▶ 25 µmまでのウェハ薄型化/ハンドリング
- ▶ Pbフリー、RoHS準拠、グリーンマテリアル
- ▶ パッシブ部品搭載対応

Applications

スタックCSPは、次のようなさまざまな設計要件に対する最適なソリューションです。

- ▶ より高いメモリ容量とより効率的なメモリアーキテクチャ
- ▶ 小型、軽量、また更にイノベティブな新製品のフォームファクター
- ▶ 低コスト、省スペース

Reliability Qualification

Package Level

- ▶ 耐湿性：JEDECレベル3 @ 260°C; 追加テストデータ：[(30°C/85% RH, 96 hours)+260] x2 or 3
- ▶ HAST：130°C/85% RH, 96 hours
- ▶ 温度/湿度：85°C/85% RH, 1000 hours
- ▶ TC：-55°C/+125°C, 1000 cycles
- ▶ HTS：150°C, 1000 hours

Board Level

- ▶ 温度サイクル：-40°C/+125°C, 1000 cycles

Stacked CSP (SCSP)

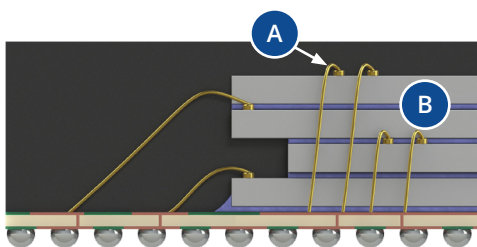
Process Highlights

- ▶ チップ数、スタック : 24チップ Max
- ▶ ボールパッドピッチ : 0.3、0.4、0.5、0.65、0.75、0.8 mm
- ▶ チップ厚 (Min) : 25 μm
- ▶ 積層コア厚 : 40、50、60、100、150 μm
- ▶ ボール径 : 0.25、0.30、0.40、0.46 mm
- ▶ ダイボンドピッチ (最小) : 35 μm (インライン) ロードマップ25 μm
- ▶ ワイヤ長 (最大) : 5 mm (200 mils)
- ▶ ワイヤ径 (最小) : 15、18、20、25、30 μm
- ▶ 低ループワイヤボンディング : 35 μm
- ▶ ウェハサイズ : 200/300 mmウェハ

Standard Materials

- ▶ パッケージ基板
 - ▷ 絶縁体 : ラミネート (例 : DS7409、E679、BTポリイミド (Kaptonなど))
 - ▷ レイヤー数 (ラミネート) : 2-6
- ▶ ダイアタッチ : すべてのパシベーションと互換性のあるフィルムDA
- ▶ ワイヤタイプ : Ag, Au, Cu, PCC, 高強度タイプ
- ▶ モールド : チキソトロピーエポキシ (黒)
- ▶ はんだボール : 63 Sn/37 PbおよびPb-free Sn/3-4 Ag / 0.5 Cu
- ▶ デバイスタイプ : シリコン、SiGeなど
- ▶ マーキング : レーザー

Stacked CSP Key Technologies

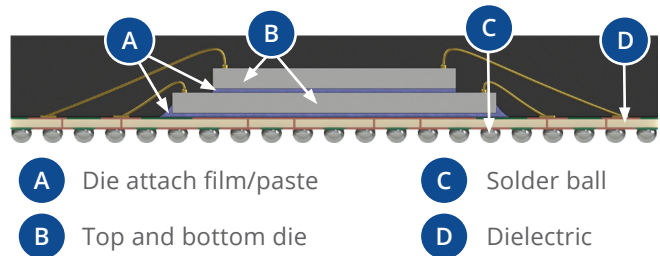


A Low loop wire bonding

B Film on wire

Stacked CSP Cross Section

2 Die On 2-Layer Laminate Structure



A Die attach film/paste

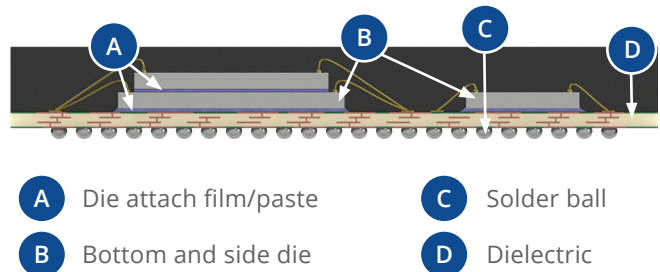
B Top and bottom die

C Solder ball

D Dielectric

Stacked CSP Cross Section

2 + 1 Die On 4-Layer Laminate Structure



A Die attach film/paste

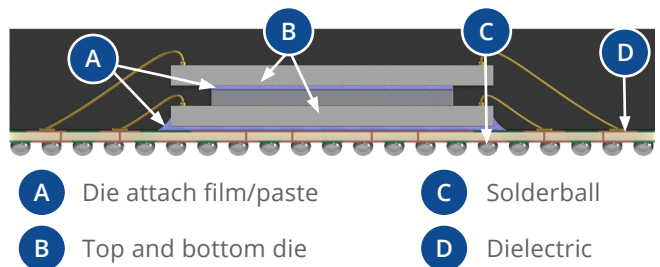
B Bottom and side die

C Solder ball

D Dielectric

Same Size (SS) Die Stacked CSP Cross Section

2 Die On 2-Layer Laminate Structure



A Die attach film/paste

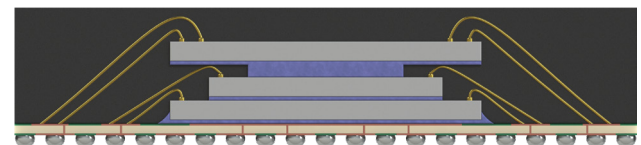
B Top and bottom die

C Solderball

D Dielectric

Stacked CSP Cross Section

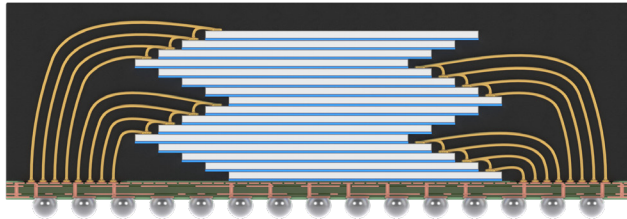
3 + 1 Logic + Memory



Stacked CSP (SCSP)

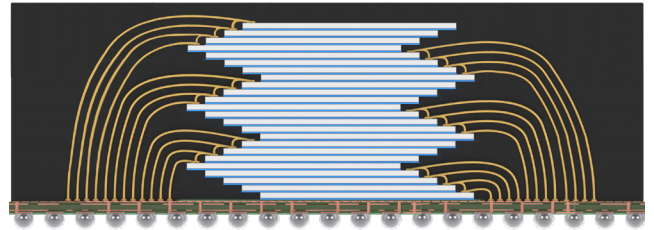
Stacked CSP Cross Section

16 + 0 Die Memory



Stacked CSP Cross Section

24 + 0 Die 3D Memory



詳細についてはamkor.comにアクセスしていただくか、またはsales@amkor.com までメールをお送りください。

本文中の情報に関して、Amkorはそれが正確であることまたは係る情報の利用が第三者の知的権利を侵害しないことについて、如何なる保証も致しません。Amkorは同情報の利用もしくはそれに対する信頼から生じた如何なる性質の損失または損害についても責任を負わないものとし、また本文書によって如何なる特許またはその他のライセンスも許諾致しません。本文書は、如何なる形でも販売の標準契約条件の規定を超え、如何なる製品に対しても、Amkorの保証を拡張させ、または変更することはありません。Amkorは通知することなくいつでもその製品および仕様に変更を行う権利を留保します。Amkorの名前とロゴはAmkor Technology, Inc.の登録商標です。記載されている他の全ての商標はそれぞれの会社の財産です。© 2019 Amkor Technology, Incorporated. All Rights Reserved. DS573M-JP Rev Date: 08/19