

封装布局、电气建模和模拟工具

- ▶ Cadence Allegro Package Designer 和 SiP Layout
- ▶ Cadence/Sigrity 工具套件 - PowerSI、BBSpice、SPEED2000 PowerDC、XtractIM、3D-EM、T2B、System SI
- ▶ Mentor Xpedition Enterprise
- ▶ AutoCAD
- ▶ ANSYS Q3D Extractor
- ▶ ANSYS HFSS
- ▶ ANSYS SIwave
- ▶ ANSYS Designer
- ▶ ANSYS Sentinel-NPE
- ▶ Keysight ADS
- ▶ Keysight Momentum
- ▶ Synopsys HSPICE

封装的电气特性

电气协同设计和建模

Amkor 的电气团队在最新的模拟工具和封装技术领域具备丰富的经验。这让我们的世界一流的员工能够缩短设计周期，并为客户提供专业的建议和服务。

Amkor 在支持客户为现有和新产品开发新一代封装和电子技术领域处于领先地位。无以伦比的设计专长让我们能够提供一流的电设计模拟服务。

- ▶ 训练有素，而且经验丰富的员工
- ▶ 优质、可靠且精准的设计
- ▶ 面向性能设计 (DFP)、面向成本设计 (DFC) 和面向制造设计 (DFM)
- ▶ 出色的客户设计协作，以满足电气、热、机械需求

永不止步

随着数据传输速度不断加快，优化封装布局和电性能的需求比以往任何时候都更为重要。最佳封装设计不仅需要稳健的版图设计及其电模拟，还要求在整个版图设计阶段与客户的密切沟通以及大量的工程支持服务。

Amkor 的电气工程团队与客户及封装设计师紧密合作，以确保封装版图设计满足所需的信号完整性 (SI) 和电源完整性 (PI) 性能要求。我们的电分析工具与封装版图设计工具以及设计自动化团队支持服务紧密集成。因此，设计团队在设计过程中能知悉相关电气约束信息，从而在最大程度上减少违反电气设计规则的行为。提供可靠且经济高效的解决方案并缩短设计周期。

综合考虑电气、热和机械特性使全面的设计优化成为可能。Amkor 的专家可以帮助确定并优化具有成本效益的解决方案，从而满足客户的使用环境和可靠性预期。通过这种协同设计的方法，我们可以及时地预测信号和电源完整性问题，并在建立原型之前加以解决。

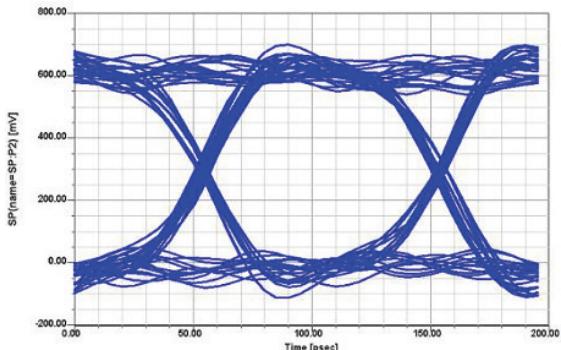
封装的电气特性

信号和电源完整性

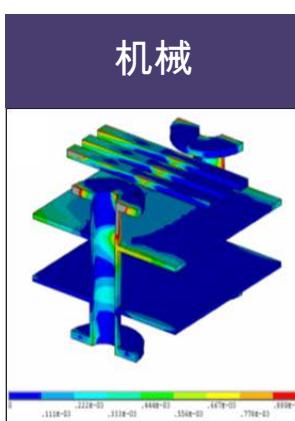
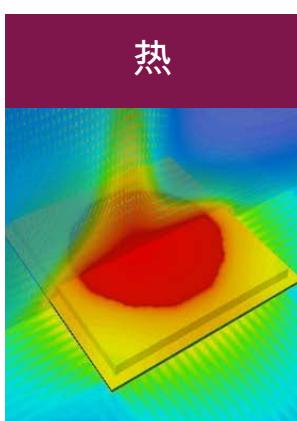
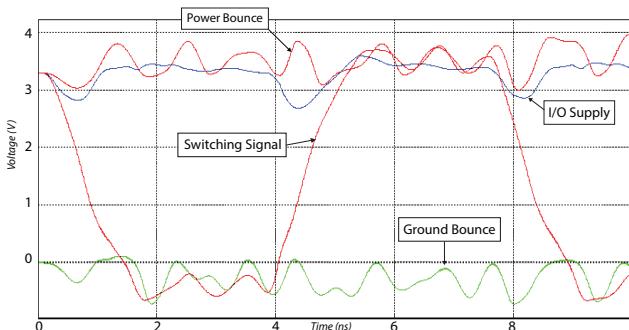
随着硅制程不断缩微，I/O缓存速度提升，以及操作余量的不断减少，信号和电源完整性成了封装设计的关键因素。由于IR压降导致配电网络的电压波动， Ldi/dt 噪声和LC谐振会严重影响封装的性能。

通过高度集成的信号和电源完整性分析能力，运用拥有各自驱动器/接收器及相关电源/接地域的不同总线/信号通道，对封装进行多次模拟。Amkor采用高精度、符合行业标准的2D、3D、准静态和全波场求解器。

眼图



同步开关噪声



访问 amkor.com 或发送电子邮件至 sales@amkor.com 以获得更多信息。



关于本文档中的信息，Amkor 对其准确性或使用此类信息不会侵犯第三方的知识产权不作任何担保或保证。Amkor 对因使用或依赖它而造成的任何性质的损失或损害概不负责，并且不以此方式默示任何专利或其他许可。本文档不以任何方式扩展或修改 Amkor 其任何产品的标准销售条款和条件中规定的保修。Amkor 保留随时对其产品和规格进行更改的权利，恕不另行通知。Amkor 名称和标志是 Amkor Technology, Inc. 的注册商标。所提到的所有其他商标是各自公司的财产。© 2019 Amkor Technology, Incorporated. 保留所有权利。SS031-CN 修改日期 : 03/19

