

Through Silicon Via (TSV)

TSV(실리콘 관통전극) 인터커넥트는 다양한 2.5D 패키징 응용과 설계에 적용됩니다. 이 TSV 기술은 고성능, 저전력 요구를 충족하는 첨단 제품 제작을 가능하게 합니다.

TSV 웨이퍼 마무리 및 플립칩 배치

TSV 인터커넥트는 최저소비효율기준을 충족하며 고기능·고성능을 요구하는 다양한 2.5D TSV 패키징 응용 및 설계를 위해 개발되었습니다. 이러한 설계에 효율적인 TSV 적용을 위해, 앰코는 TSV를 탑재한 웨이퍼의 대량 생산을 위한 백엔드 기술 플랫폼을 다양하게 개발했습니다. 앰코의 차별화된 핵심 기술은 파운드리 웨이퍼에 TSV를 형성하지 않는 것입니다.

앰코의 TSV 웨이퍼 공정은 "블라인드" TSV가 이미 형성되어 있는 300 mm 웨이퍼로 시작합니다. 이 웨이퍼를 박막화하여 TSV를 노출시키고 후면 금속화를 통해 TSV 인터커넥트 구조를 완성합니다.

TSV 노출 및 후면 금속화 공정을 일반적으로 MEOL(중간 단계 공정, Middle-End-Of-Line)이라고 하며, 앰코의 MEOL 도구 및 공정은 다음과 같습니다.

- ▶ 임시 웨이퍼 지지 본딩 및 디본딩
- ▶ TSV 웨이퍼 박막화
- ▶ TSV "부드러운" 노출, 웨이퍼 후면 패시베이션 및 화학·기계적 연마(CMP)
- ▶ 필요시 인터포저 웨이퍼 후면의 Cu 재배치
- ▶ Cu 마이크로 필러 또는 C4 후면 인터커넥트 무연 도금

TSV 인터커넥트를 사용한 2.5D TSV 패키징에서 앰코의 역량

앰코는 TSV 웨이퍼의 백엔드 공정(MEOL), 범핑, 2.5D TSV 어셈블리를 위한 TSV 기술 솔루션을 개발했습니다. 여기에는 다음 주요 영역에 첨단 기술 역량이 필요합니다.

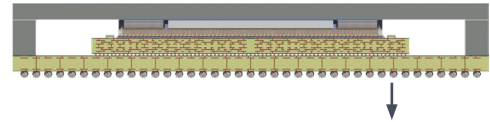
- ▶ TSV 베어링 웨이퍼의 웨이퍼 지지 본딩 및 디본딩
 - ▷ 박막형 웨이퍼 관리를 위한 임시 웨이퍼 지원 시스템(WSS)
- ▶ TSV MEOL 프로세스
 - ▷ TSV 베어링 웨이퍼 본딩 및 디본딩
 - ▷ 2.5D TSV 제품용 100 μm 이하 박막화 (고객 요구시)
 - ▷ 웨이퍼 후면 패시베이션
 - ▷ CMP를 포함한 TSV 노출

Through Silicon Via (TSV)

- ▶ 첨단 어셈블리 기술
 - ▷ 기능성 다이의 마이크로 Cu 필러 범핑
 - ▷ 기능성 다이의 칩 온 웨이퍼(CoW) 플립칩 부착
 - ▷ 300 mm 인터포저 웨이퍼 몰딩
 - ▷ 성형 웨이퍼 백그라인딩
 - ▷ 유기 기판에 대형 성형 CoW 모듈 연결
 - ▷ 2.5D TSV 어셈블리 통합을 위한 25~60 mm FCBGA 바디 사이즈
 - ▷ 베어 다이 (보강재 포함), 리드 탑재, 오버몰드 가공 어셈블리 옵션 제공
 - ▷ 부분 조립된 모듈의 중간 전기 테스트 (고객 설계 허용시)
- ▶ 첨단 TSV 웨이퍼 마무리
 - ▷ 전·후면 인터포저 웨이퍼 범핑
 - ▷ 40 μm 피치 Cu 필러 및 랜딩 패드 마이크로 범프
- ▶ 2.5D TSV 플랫폼에 적합한 후면 Cu 재배치

2.5D TSV 플랫폼

앰코의 생산 역량을 보여주는 2.5D TSV 제품 사례

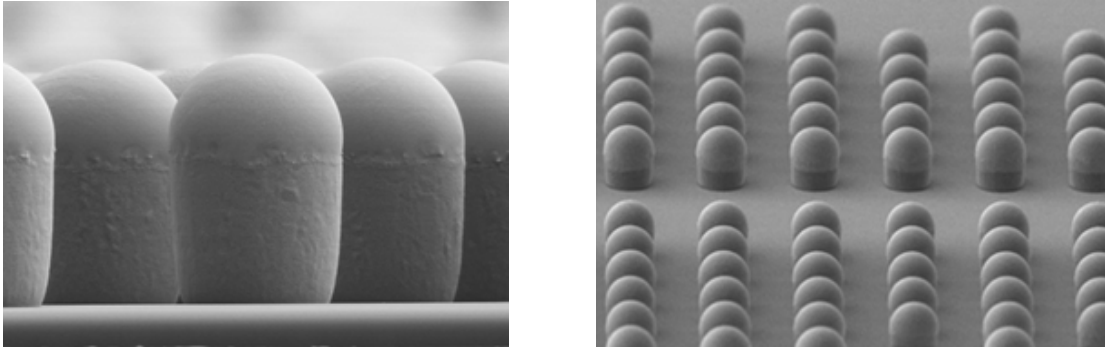


Application	GPU	GPU	AI	GPU	Large Interposer 2.5D	Stacked Substrate (Cost Effective 2.5D)
Configuration	ASIC + HBM	ASIC + 4HBM	ASIC + 6HBM	ASIC + 6HBM	2ASIC + 8HBM	ASIC + 6HBM
Pkg	41 x 31 mm	55 x 55 mm	55 x 55 mm	55 x 58 mm	85 x 85 mm	55 x 55 ABF 85 x 85 HDI
Interposer	27 x 15 mm	43 x 34 mm	43 x 37 mm	47 x 34 mm	54 x 46 mm	45 x 34 mm
ASIC	17 x 33 mm	32 x 26 mm	33 x 26 mm	33 x 26 mm	85 x 85 mm	32 x 24 mm
Si Node	14 nm	12 nm	7 nm	5 nm	TV	TV
Memory	HBM2	HBM2	HBM2	HBM2E/3	HBM2E TV	HBM2E TV
Status	LVM 2019	HVM 2019	HVM 2020	HVM 2023	Internally Qualified 2022	Customer Qualified
Floor Plan						

- Substrate
- Si Interposer
- Logic
- Memory/ Small Logic

Through Silicon Via (TSV)

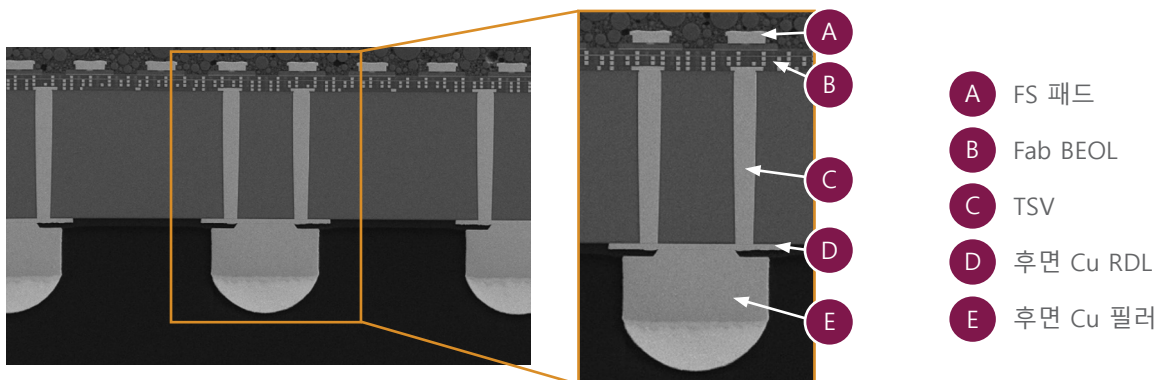
미세 피치 마이크로 Cu 필러 범핑 - TSV 어셈블리와 첨단 패키징 핵심



2.5D TSV 노출 공정 (MEOL)



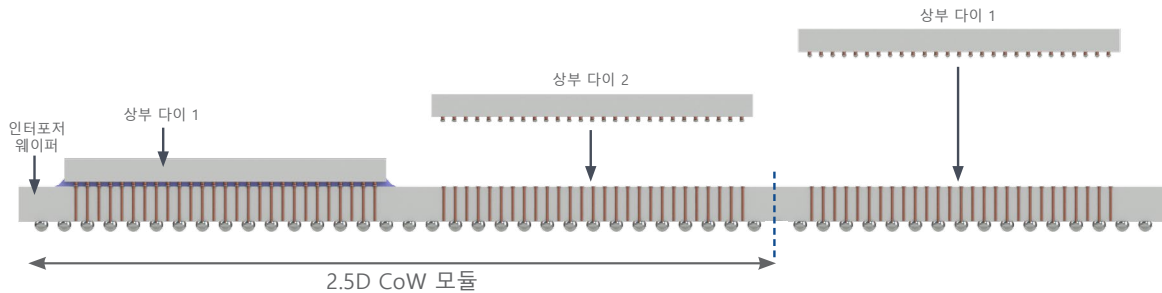
완성된 실리콘 인터포저 (TSV 포함)



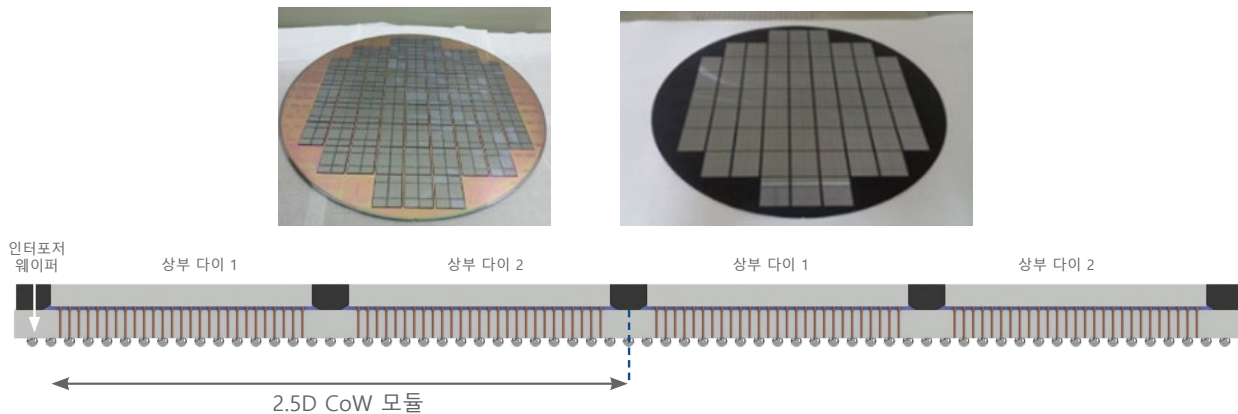
Through Silicon Via (TSV)

Chip on Wafer (CoW) 조립 순서

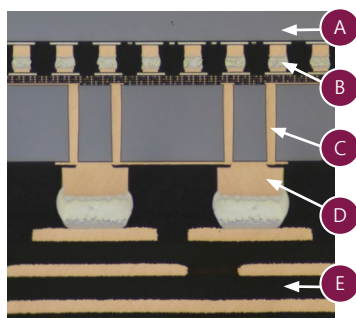
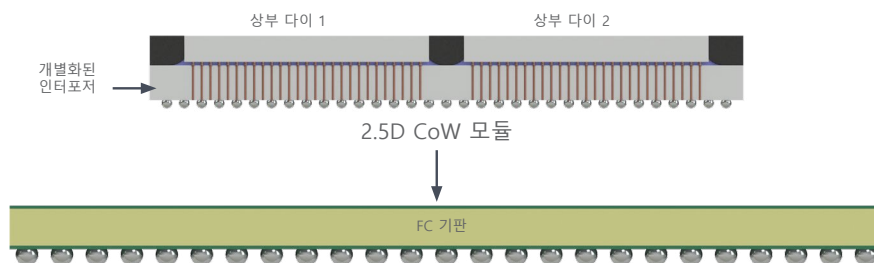
2.5D CoW 어셈블리: 웨이퍼 상의 다이 분포 및 다이 언더필



2.5D CoW 어셈블리: 웨이퍼 오버몰드, 몰드 백그라운드 및 모듈 박막화

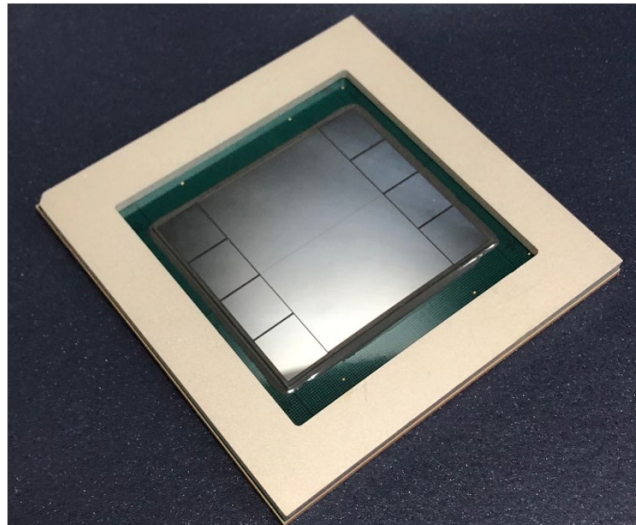
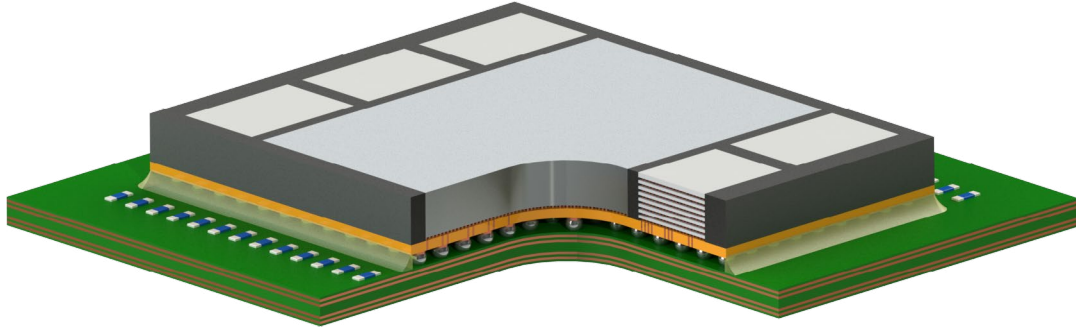


2.5D CoW 조립 최종 공정



Through Silicon Via (TSV)

앰코의 2.5D TSV 모듈 어셈블리 플랫폼



보다 자세한 내용은 홈페이지 amkor.com을 방문하시거나 sales@amkor.com으로 문의하여 주시기 바랍니다.

본 문서의 모든 콘텐츠는 저작권법에 따라 무단복제 및 배포를 금지하며, 제공된 정보의 정확성을 보장하지는 않습니다. 앰코는 본 문서의 정보사용에 따른 특허나 라이선스 등과 관련된 어떠한 형태의 피해에 대해서도 책임을 지지 않습니다. 본 문서는 앰코의 제품보증과 관련하여 표준판매약관에 명시된 것 이상으로 확대하거나 변경하지 않습니다. 앰코는 사전고지 없이 수시로 제품 및 제품정보를 변경할 수 있습니다. 앰코의 이름 및 로고는 Amkor Technology, Inc.의 등록상표입니다. 그 외 언급된 모든 상표는 각 해당 회사의 자산입니다.
© 2023 Amkor Technology, Incorporated. All Rights Reserved. TS107D-KR 개정일: 2023년 4월

