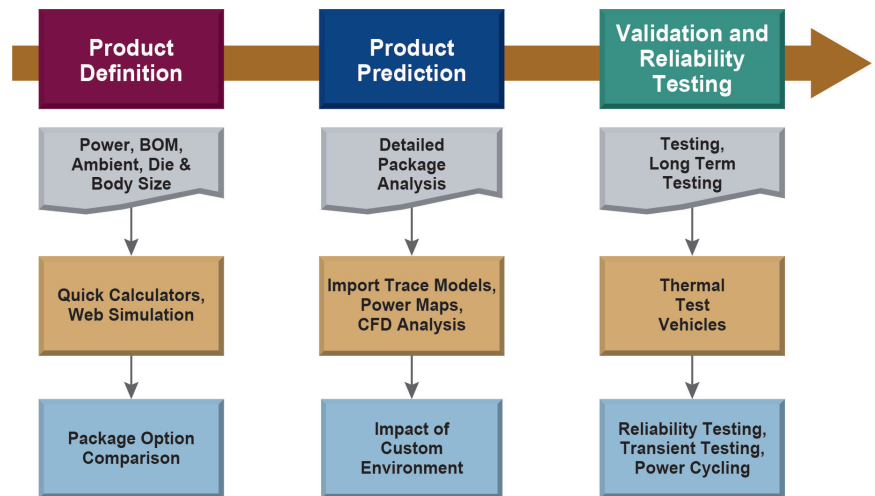


Mechanical Package Characterization

パッケージの機械的特性評価は、Amkorの製品開発と特性評価に欠かせません。製品仕様の決定段階において、性能と信頼性の要件に適合するデザインと材料を選定するために、クイックカリキュレータと実験計画法（DOE）を使用します。その後、基板とチップの詳細を組み込んだ実デザインに対して、より詳細なシミュレーションを行います。最終的に、エンジニアリングサンプルを用いた実際の反りの測定と信頼性テストによりシミュレーション結果が検証されます。

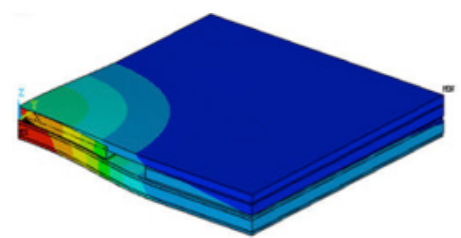
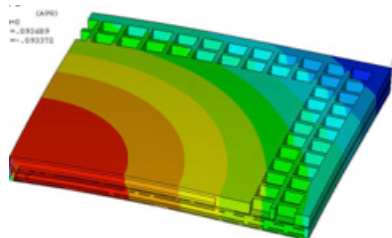
MECHANICAL TESTING AND CHARACTERIZATION OFFERINGS

- ▶ 温度依存の特性測定（modulus, CTE, Tg by DMA/TMA）
- ▶ ナノインデンテーション（薄膜の特性抽出）
- ▶ はんだ接合部のクリープ特性評価
- ▶ 機械的引張り強度試験（荷重vs変位）
- ▶ 温度、時間、電流により引き起こされるエレクトロマイグレーション
- ▶ バンプシエア
- ▶ 光学検査、事象検知、抵抗増加による故障解析
- ▶ 室温及びリフロー条件での反りの測定
- ▶ 信頼性テスト：温度サイクル、高温放置および耐湿
- ▶ パワーサイクル試験、in-situ常時測定
- ▶ 落下試験
- ▶ 3点/4点曲げ試験
- ▶ 表面実装サポート



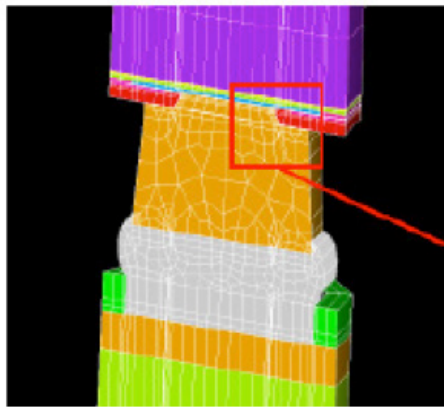
Package Warpage

- ▶ ICパッケージ、特に薄型3DパッケージやPoPについて重要な検討事項の一つです
- ▶ 反りは、様々な材料の熱膨張係数の違いにより引き起こされ、一般的に温度に依存します
- ▶ 許容量以上の反りは、ボード実装プロセス中に、電気的ショートや接続不良の原因となる可能性があります
- ▶ Amkorは、有限要素法を使用してすべてのパッケージタイプの反り予測を行います。パッケージデザインと材料パラメータの最適化のために、室温と高温の両方に対して反り予測を行います

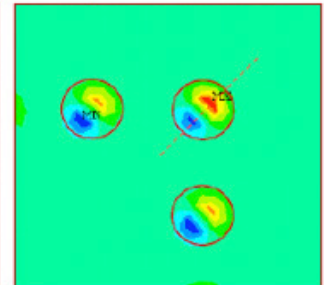
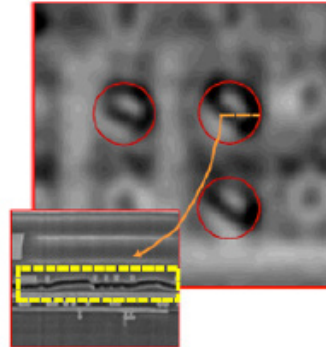


Interconnects And Die/Low-k Stress

- ▶ 信頼性試験または組立プロセスからの応力予測
- ▶ チップ、ELK、UBM、Cuピラー、はんだバンプ、基板Cuトレースなどの様々なバルク材料、あるいは異種材料界面における応力予測
- ▶ 潜在的な信頼性への懸念を回避するための様々な故障モードと位置に対する応力レベルの相関関係



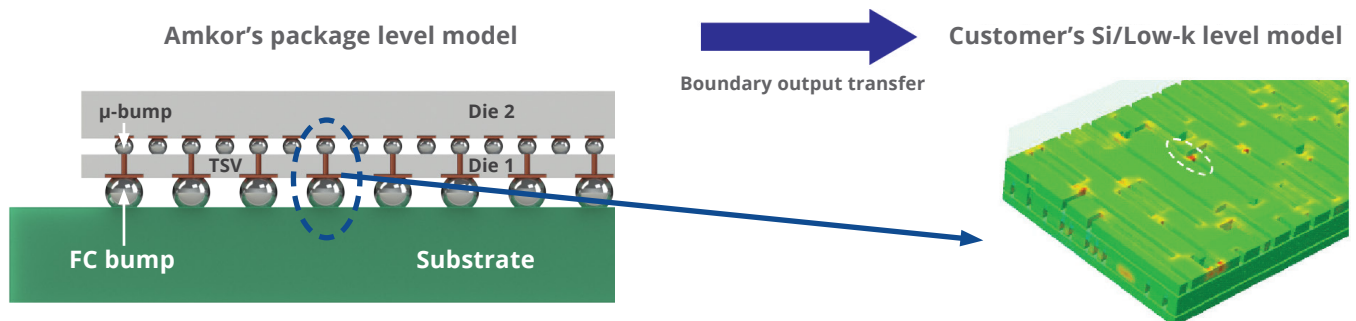
SATによるホワイトバンプ
チップコーナーのLow-k層ダメージ



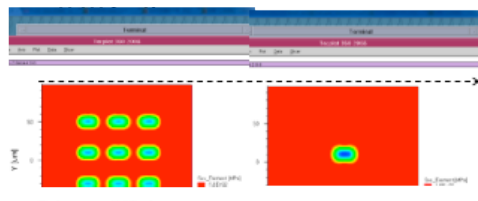
チップコーナーにおけるチップ取り付け後の（バンプ上の）Low-k層の最大引張応力

Chip Package Interaction

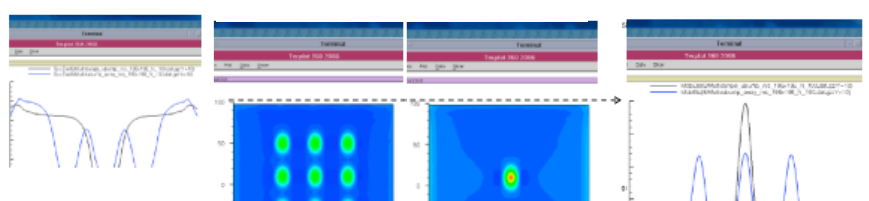
- ▶ 高度なチップ / Low-kの性能は、パッケージにより生じる応力やひずみといった外部からの荷重（外力）の影響を受けることがあります
- ▶ Amkorはパッケージレベルのメカニカルモデルをセットアップし、お客様のSi/Low-k（低誘電率）レベルモデル/デザインツールのために境界荷重の結果をお客様へご提供いたします。これは、設計の事前最適化に役立ち、チップ-パッケージの協調設計を容易にします



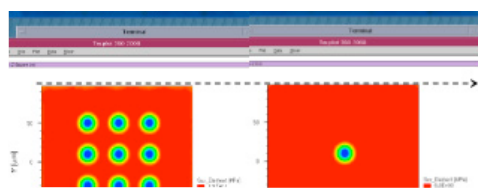
X-Stress (MPa)



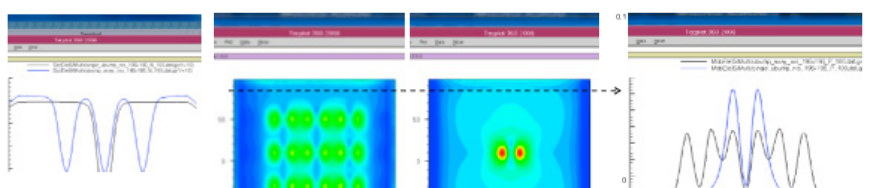
Mobility change: NMOS



Z-Stress (MPa)



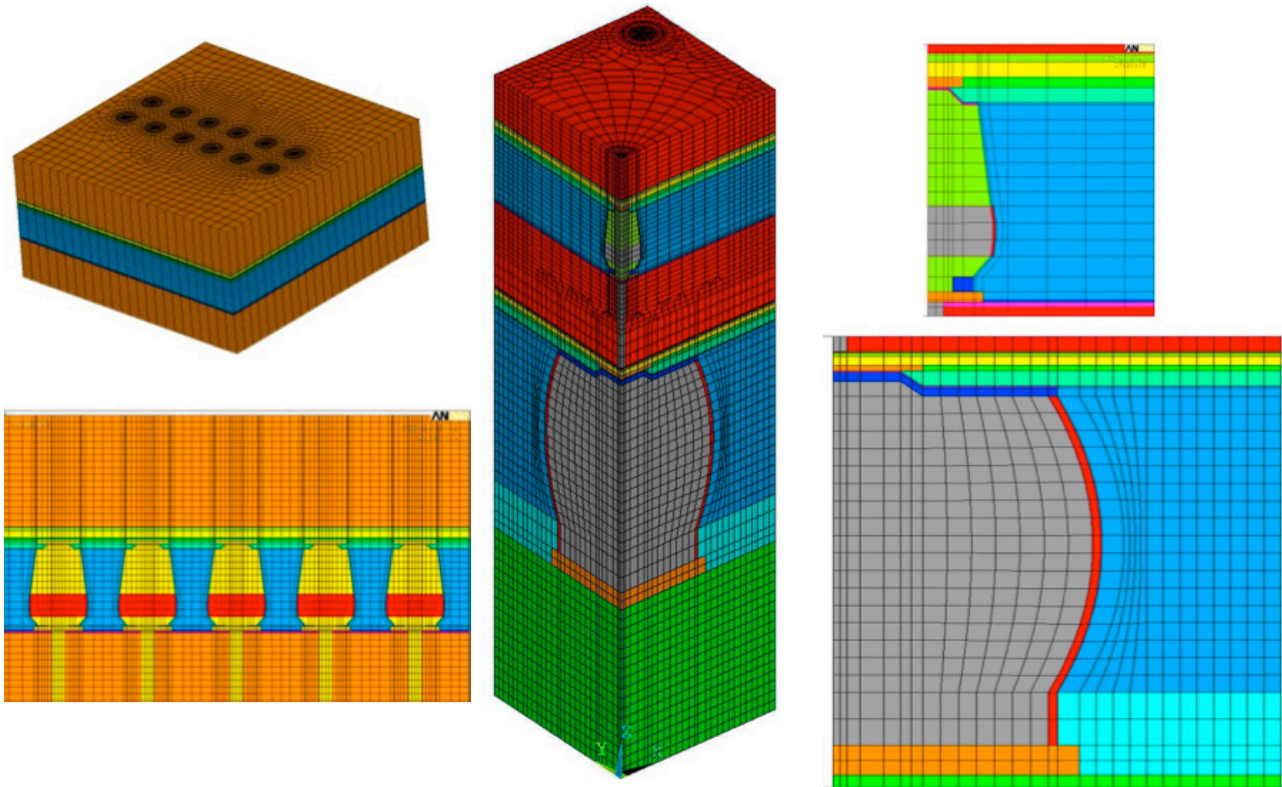
Mobility change: PMOS



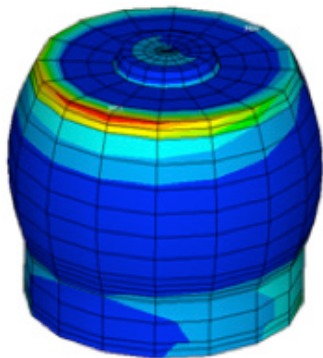
Mechanical Package Characterization

3D Package Model

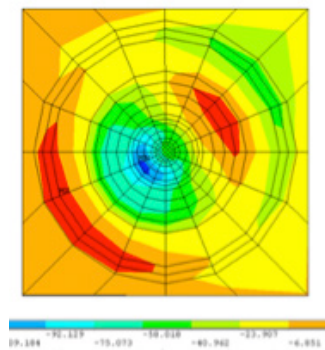
- ▶ シリコン貫通ビア (TSV)、パッケージ・オン・パッケージ (PoP)、モールド貫通ビア (TMV®)、ウェハレベルパッケージ (WLP) およびシステム・イン・パッケージ (SiP)
- ▶ 3次元ICや3次元パッケージにおいて、反り解析や潜在的なTSV、 μ バンプ、フリップチップバンプ、RDL層に対するデザインや材料のシミュレーション



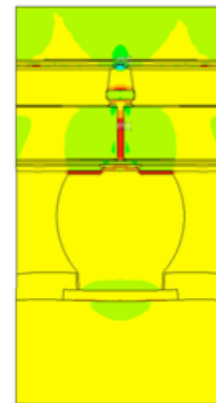
Bump stress



Low-k stress

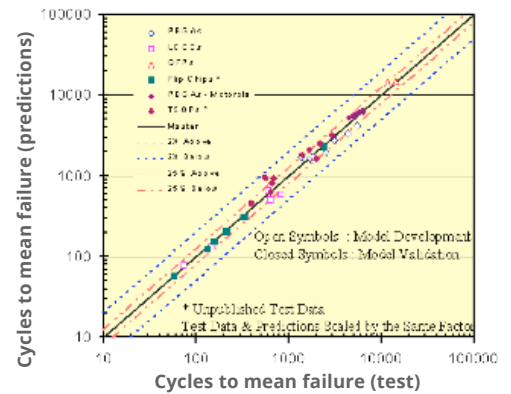
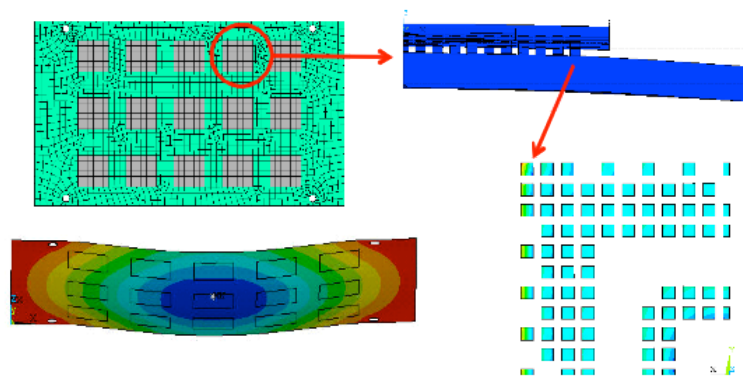
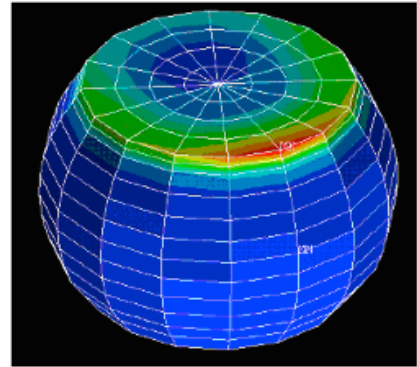
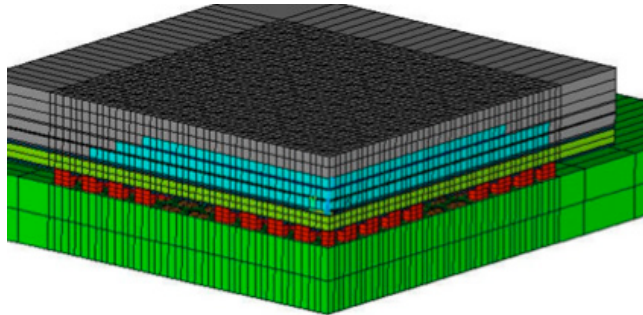


TSV stress



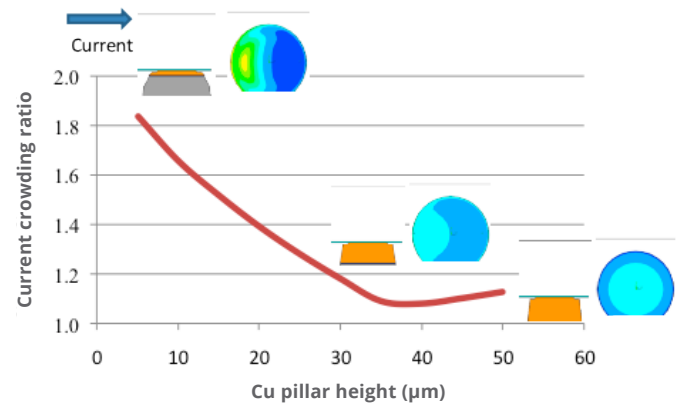
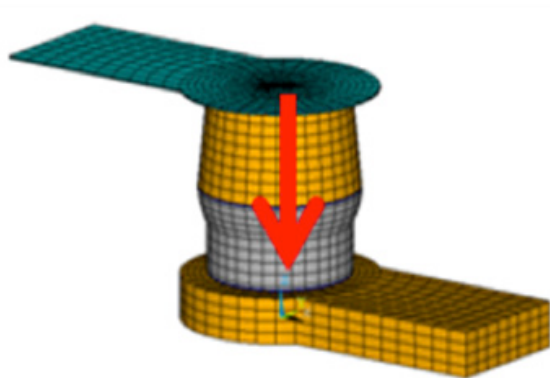
Board Level Reliability (BLR) Prediction

- ▶ パワーおよび温度サイクルに対するはんだ接合部寿命予測：有限要素法によるシミュレーションは、迅速な信頼性予想を行い、事前設計段階で広く使用されています。寿命予測アプローチでは、実測と比較しても高い精度で、重要なはんだ接合部の位置と故障の位置（基板またはパッケージ側）を正しく予測します
- ▶ 実装状態における落下衝撃試験：パッケージ材料とデザイン特性の相対比較を提供します



Electromigration Model

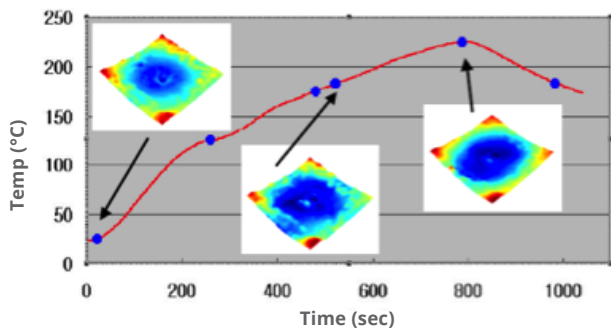
- ▶ 接続箇所の電流密度分布の見積もりをご提供します
- ▶ シミュレーションを使用して、電流密度分布および潜在的エレクトロマイグレーション信頼性に対するバンプデザインの影響を判断します



Mechanical Package Characterization

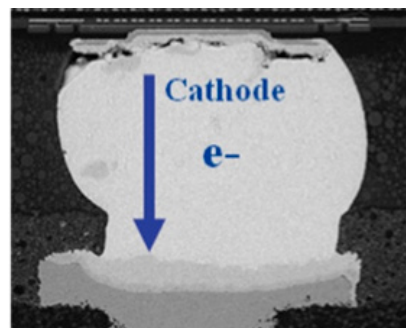
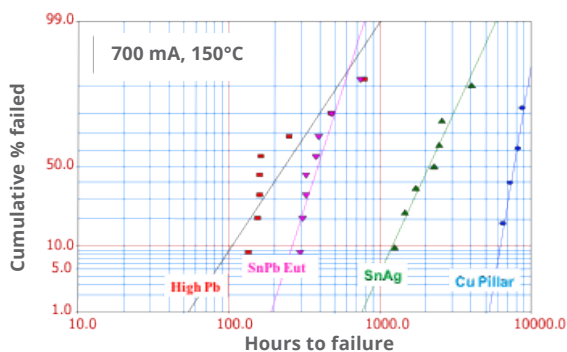
Warpage Shadow Moire Measurement

- ▶ JEDEC JESD22B112規格に完全準拠
- ▶ 室温および昇温時の反り量



Electromigration Test

- ▶ 低電流および大電流アプリケーションをテストするための機能
- ▶ フリップチップバンプ、μバンプ、CuピラーおよびウエハレベルCSP (WLCSP) で収集されたデータ



Board Level Reliability

実装信頼性は、パッケージを選択する上で最も重要な特性の1つです。電子実装部品は使用される間に様々なストレスが負荷され、そのためパッケージと実装基板間の接続はこれらの条件に耐えられる事が必要とされます。お客様に完全なパッケージングソリューションを提供するという戦略の一環として、Amkorはすべてのパッケージスタイルのはんだ接合部の信頼性評価を提供しています。

Temperature Cycle Tests

Amkorは、パッケージの最終用途に応じて、実装信頼性について次の3つの温度サイクル試験条件を採用しています。これら3つの条件はすべてIPC-9701の仕様に準拠しています。故障を識別するためにその場での電気試験が行われます。

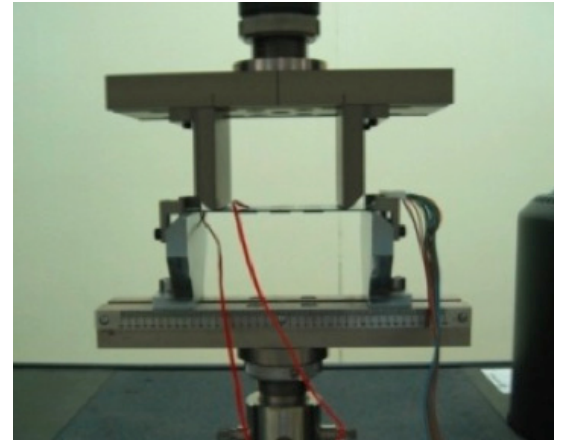
Condition (°C)	Min Temp (°C)	Max Temp (Minutes)	Ramp Up Time (Minutes)	Ramp Down Time (Minutes)	High Temp Dwell (Minutes)	Low Temp Dwell (Minutes)	Cycle Duration (Minutes)
TC1	-40	125	15 (+5/-0)	15 (+5/-0)	15 (+0/-5)	15 (+0/-5)	60
TC2	-55	125	2-3	2-3	12-13	12-13	30
TC3	0	100	10 (+2/-0)	10 (+2/-0)	10 (+0/-2)	10 (+0/-2)	40

Board Level Drop Tests

この試験は、携帯型の電子システム（携帯電話、PDAなど）に落下の衝撃により発生する接続不良モードを再現するために使用されます。テストはJEDEC規格（JESD22-B111）に従って行われます。Amkorはまた、ノキアとモトローラの試験方法に従って試験を受けています。

Cyclic Bend Test

繰り返し曲げ試験は、4点曲げ試験治具を使用してプリント回路実装基板を曲げます。キーパッドに実装されたパッケージで発生したはんだ接合部の不良を再現するためにテストを行います。



詳細についてはamkor.comにアクセスしていただくか、またはsales@amkor.com までメールをお送りください。

本文中の情報に関して、Amkorはそれが正確であることまたは係る情報の利用が第三者の知的権利を侵害しないことについて、如何なる保証も致しません。Amkorは同情報の利用もしくはそれに対する信頼から生じた如何なる性質の損失または損害についても責任を負わないものとし、また本文書によって如何なる特許またはその他のライセンスも許諾致しません。本文書は、如何なる形でも販売の標準契約条件の規定を超え、如何なる製品に対しても、Amkorの保証を拡張させ、または変更することはありません。Amkorは通知することなくいつでもその製品および仕様に変更を行う権利を留保します。Amkorの名前とロゴはAmkor Technology, Inc.の登録商標です。記載されている他の全ての商標はそれぞれの会社の財産です。© 2019 Amkor Technology, Incorporated. All Rights Reserved. SS23C-JP Rev Date: 03/19

