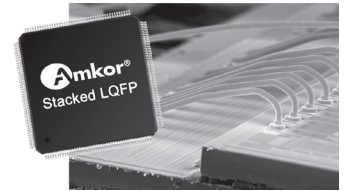


# 3D & Stacked Die

3次元（3D）パッケージング技術は、3次元又はZ高さを活用することで、より高度な集積とパフォーマンスを実現するパッケージングソリューションを提供します。3Dパッケージングは、エンドユーザーが小型で軽量の製品を求めるマルチメディアの分野において不可欠な存在となっています。これらの機能の拡大は、より複雑で効率的なメモリアーキテクチャである大容量のメモリを必要とします。

自動車向け、産業、ハイエンドコンシューマー、マルチメディア、ウェアラブル、IoTやAIにおける新製品の設計は、必要とする機能を革新的な形状やスタイルで提供することが求められます。3Dパッケージングは、高いレベルでのシリコンの集積化と面積効率を低コストで提供することにより、高い成長率と新たなアプリケーションを牽引しています。



## BENEFITS OF 3D PACKAGING

これらの3Dパッケージングテクノロジーの高い成長率と開発実績は、次のようなシステムレベルのメリットによるものです：

- ▶ 実装基板スペースのcm<sup>2</sup>あたり、またアプリケーションスペースのcm<sup>3</sup>あたりに搭載される半導体機能が増えることによる小型および軽量化
- ▶ パッケージ容量からのアプローチによる革新的な新しいフォームファクタが生み出す設計自由度の拡大
- ▶ スタッキングを使用したより短い接続アーキテクチャによる電気的パフォーマンスの向上
- ▶ システムレベルのコスト削減

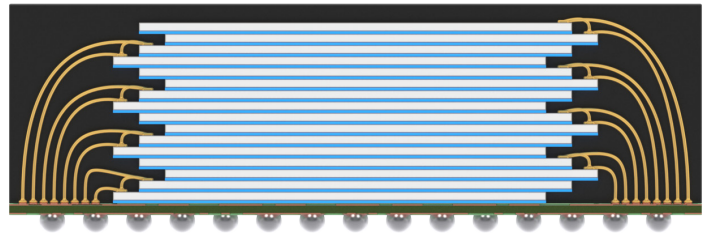
## 3D Packaging Innovation

1998年以来、Amkor Technologyは、ハイボリュームかつ低コストの3Dパッケージの開発と量産におけるパイオニアと認知されています。Amkorは3Dパッケージングが提供するメリットを熟知しており、幅広いデバイスの組み合わせとアプリケーションに対応しています。

3D技術を必要とするアプリケーションやパッケージプラットフォームに対応するため、プラットフォームテクノロジーが開発されました。このアプローチにより、お客様は新たな3Dパッケージングにおいてより効率的な認証取得、短期間での量産立上げを低コストかつ複数の工場において行うことが出来ます。

3Dプラットフォームのキーテクノロジー：

- ▶ 薄型、高密度基板のためのデザインルール、インフラストラクチャー
- ▶ 先端のウェハ薄型化およびハンドリングシステム
- ▶ より薄型のチップのダイアタッチ、チップスタッキング工程
- ▶ 高密度、低ループのワイヤボンディング
- ▶ Pbフリーおよび環境に配慮したグリーンマテリアル
- ▶ フリップチップとワイヤボンドを融合したスタッキング技術
- ▶ チップ、パッケージング、テストフローのターンキー

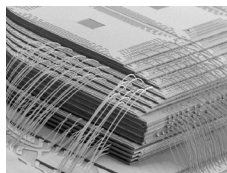


スタックメモリチップ断面図

# 3D & Stacked Die

## Die Stacking

Amkorのチップスタック技術は、多数の工場の生産ラインで大規模量産に広く採用されています。信頼性、プロセスおよび材料データはスタックCSPデータシート (DS573) に記載されています。極めて複雑な3Dパッケージングと市場投入までの時間短縮の課題を解決するために、多くのお客様にAmkorのターンキーおよび設計、組立、テストにおける最先端の能力をご活用いただいています。



次世代チップスタック技術では30 μm以下に薄型化されたウェハおよびチップを取扱うことが可能です。最先端のダイアタッチ、ダイスペーシング、ワイヤボンドおよびフリップチップの組立技術を使用することにより最大16チップのスタックに対応します。

チップスタック技術は最大24チップまでが立証されていますが、9チップを超えるスタックの場合、複雑なテスト、歩留り低下、物流の課題に対応するため、多くの場合チップとパッケージスタック技術の組み合わせが使用されます。

チップスタックは、QFP, MLF®およびSOPを含む旧来のリードフレームパッケージにも広く適用されています。Amkorの大規模量産、低コストリードフレーム製品を用いることにより、システム基板面積とともにトータルコストを大幅に削減することが可能です。

## Package Stacking: Package-on-Package (PoP)

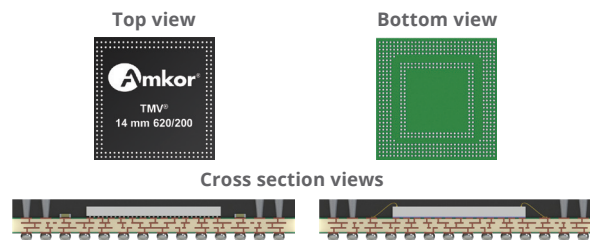
組立、テスト後のパッケージスタックは、チップスタックに関連する技術、複雑な商流、物流の限界を克服するためにAmkorによりイノベーションがもたらされた分野です。Amkorは2004年、Package Stackable Very Thin Fine Pitch BGA (PSvfBGA) の量産を開始しました。PSvfBGAはワイヤボンドまたはハイブリッド (FC+ワイヤボンド) スタックを使用したシングルチップ、スタックチップに対応し、反り及びテスト・SMTハンドリングをパッケージで改善するためにフリップチップ (FC) アプリケーションに採用されました。

マイクロプロセッサがより高速なコアとより高いI/Oを有する高度なCMOSノードに移行するにつれて、ワイヤボンドからフリップチップへ設計が移行してきました。フリップチップはAmkorが Package Stackable Flip Chip Chip Scale Package (PSfcCSP) と呼称するfcCSPのアセンブリフローにPSvfBGAのパッケージスタックデザイン機能を統合したチップ裏面露出型パッケージを可能としました。PSfcCSPは、センターモールドを行うPSvfBGAで課題とされていた0.5 mmピッチのファインピッチのスタック接続を可能にし、薄型のチップ露出構造を備えています。

継続的な開発の結果、Amkorは、新しいメモリアーキテクチャにPoPの実装面積と高さの低減を組み合わせるより高密度のスタックインターフェイスを求められる、モバイルマルチメディアアプリケーションに使用されるPoPアプリケーションの2nd世代に参入しました。旧来のPSvfBGAやPSfcCSP構造ではメモリアンターフェイスの密度とピッチへの対応を制限してしまうことから、新たなPoP構造が必要とされていました。

Amkorは、モールドキャップを介したインターコネクト・ビアを備えた次世代のPoPソリューションを実現する最新テクノロジーを開発し、スルーモールドビア (TMV®) と名付けました。TMV®技術は、より大きなチップtoパッケージ比率を持ち、より薄型の基板の使用を可能にする安定したボトムパッケージを提供します。TMV®によりPoPはシングル、スタックチップまたはFCデザインに対応可能となります。TMV®は新たな0.4 mmピッチ低電力DDR3、DDR4やこれに続くメモリアンターフェイスに理想的なソリューションであり、0.3 mm以下のはんだボールピッチのスタックインターフェイスに対応可能です。

通信、人工知能およびネットワーキングアプリケーションは、今後もより高い信号処理能力およびデータ保存容量を要求し続けると考えられ、今後数年間はPoPに多くの新しい課題やアプリケーションが登場することは間違いないでしょう。Amkorは次世代のPoP要件に応えるリーディングカンパニーとなるべく、戦略的な開発と生産能力を維持することに尽力いたします。



詳細については[amkor.com](http://amkor.com)にアクセスしていただくか、または[sales@amkor.com](mailto:sales@amkor.com) までメールをお送りください。

本文中の情報に関して、Amkorはそれが正確であることまたは係る情報の利用が第三者の知的権利を侵害しないことについて、如何なる保証も致しません。Amkorは同情報の利用もしくはそれに対する信頼から生じた如何なる性質の損失または損害についても責任を負わないものとします。また本文書によって如何なる特許またはその他のライセンスも許諾致しません。本文書は、如何なる形でも販売の標準契約条件の規定を超え、如何なる製品に対しても、Amkorの保証を拡張させ、または変更することはありません。Amkorは通知することなくいつでもその製品および仕様に変更を行う権利を留保します。Amkorの名前とロゴはAmkor Technology, Inc.の登録商標です。記載されている他の全ての商標はそれぞれの会社の財産です。© 2019 Amkor Technology, Incorporated. All Rights Reserved. TS1041-JP Rev Date: 03/19