

SWIFT® 技术

SWIFT® 封装考虑因素

Amkor 的尖端高密度扇外型 (HDFO) 结构被称为硅晶圆集成扇外型技术 (SWIFT) 封装, 它是 TSV 和层压基板之间的桥梁。

特色

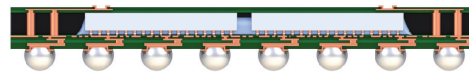
- ▶ 聚合物电介质
- ▶ 多晶粒和大晶粒封装
- ▶ 大尺寸封装能力
- ▶ 互连密度缩小至 $2/2\ \mu\text{m}$
- ▶ 铜柱晶粒互连缩小至 30 微米节距
- ▶ 符合 JEDEC MSL2a、MSL3 CLR 和 BLR 要求

硅晶圆集成扇外型技术 (SWIFT) 减小单晶粒和多晶粒应用的面积和剖面, 并增加 I/O 的数量及电路密度。SWIFT 技术被用于建立先进的 3D 结构, 以应对新兴移动和网络应用中日益高涨的 IC 集成需求。

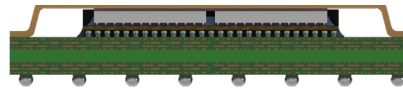
SWIFT 技术的独特特性要部分归功于与此项创新晶圆级封装技术相关的小节距特性。与传统的 WLFO 和基于层压板的组装相比, 它能容许更激进的设计规则。

SWIFT 结构和特性

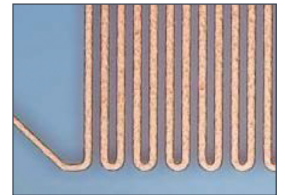
下列图示是单晶粒 SWIFT 和双晶粒 3D/层叠封装 (POP) SWIFT 结构的剖面示意图。虽然此类封装看似典型的小节距倒装芯片结构, 但它具有传统 IC 封装不具备的一些独一无二的特性。



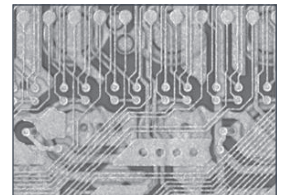
扇入型 PoP SWIFT®



SWIFT® 在基板上的运用



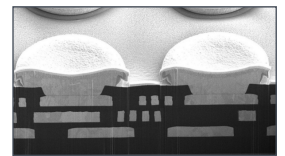
镀铜 RDL L/S
缩小至 2 微米



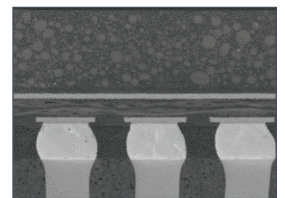
多层
再布线

SWIFT 封装的促成技术

关键封装技术让此类独特的 SWIFT 封装特色和属性成为可能。通过步进式成像设备实现 $2/2$ 微米线宽/线距, 以满足 SoC 划分和网络应用中的极高密度晶粒连接, 此类设备通常会采用 2.5D TSV。小节距晶粒微凸块为先进产品提供高密度互连, 例如, 处理器和基带设备等。除此以外, 高铜柱实现高密度垂直接口, 以便于在 SWIFT 结构顶部贴装先进的储存器设备。



多层 RDL
剖面



适用于 PoP 应用的
高铜柱结构

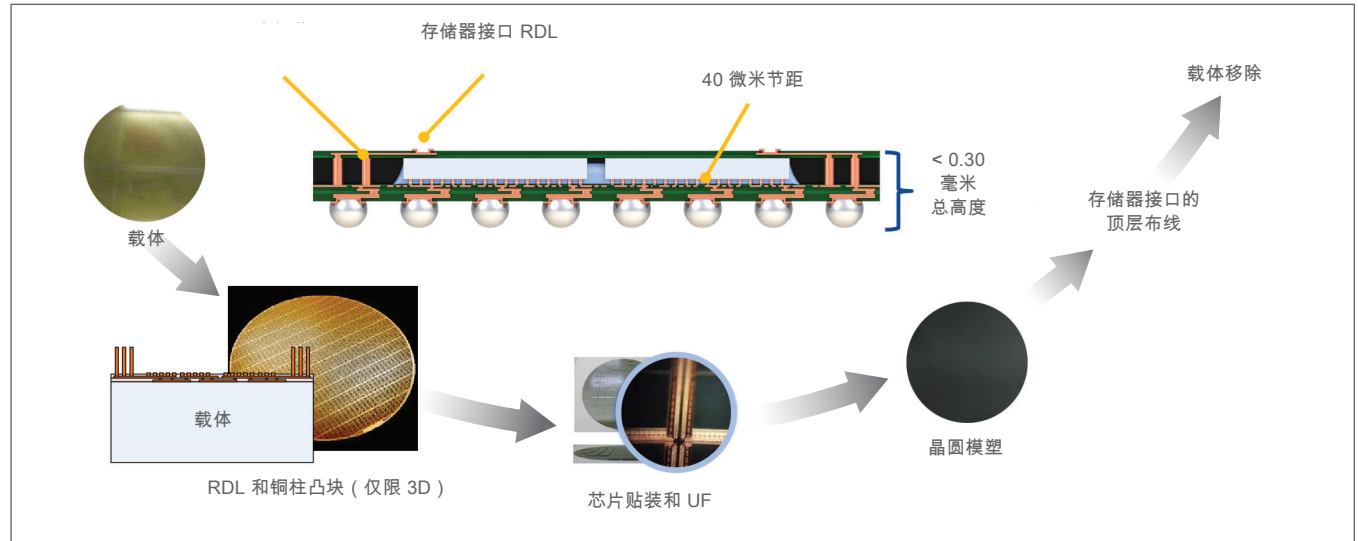
SWIFT® 技术

SWIFT 封装工艺流程

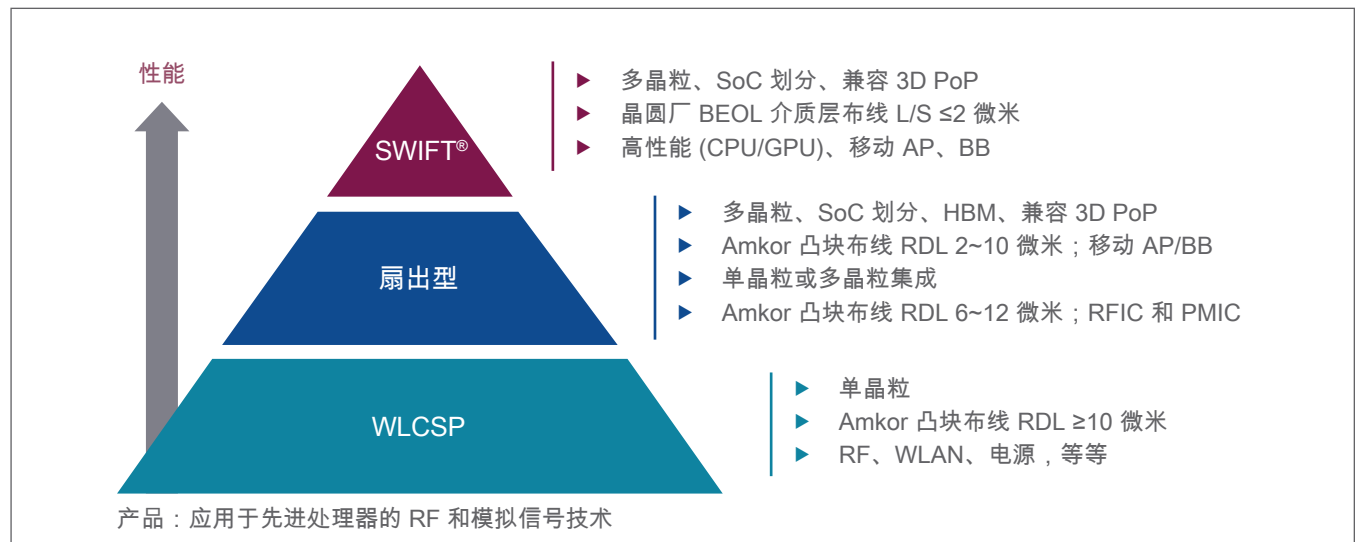
SWIFT 产品特性通过采用倒装芯片组装和晶圆级加工技术的独特流程得以实现，如下图所示。

可靠性数据					
元件层级				板级	
MSL2aA、MSLA3 Precon	未加偏压 HAST 192 个小时	TCB 1500 次循环	HTS 1000 个小时	跌落	温度循环
通过	通过	通过	通过	通过	通过

SWIFT 封装技术工艺流程



先进晶圆产品定位



访问 amkor.com 或发送电子邮件至 sales@amkor.com 以获得更多信息。

关于本文档中的信息，Amkor 对其准确性或使用此类信息不会侵犯第三方的知识产权不作任何担保或保证。Amkor 对因使用或依赖它而造成的任何性质的损失或损害概不负责，并且不以此方式默示任何专利或其他许可。本文档不以任何方式扩展或修改 Amkor 其任何产品的标准销售条款和条件中规定的保修。Amkor 保留随时对其产品和规格进行更改的权利，恕不另行通知。Amkor 名称和标志是 Amkor Technology, Inc. 的注册商标。所提到的所有其他商标是各自公司的财产。© 2018 Amkor Technology, Incorporated. 保留所有权利。TS110D-CN 修改日期：09/18

